

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-252324

(43)Date of publication of application : 06.09.2002

(51)Int.Cl.

H01L 25/00

(21)Application number : 2001-047833 (71)Applicant : HITACHI LTD

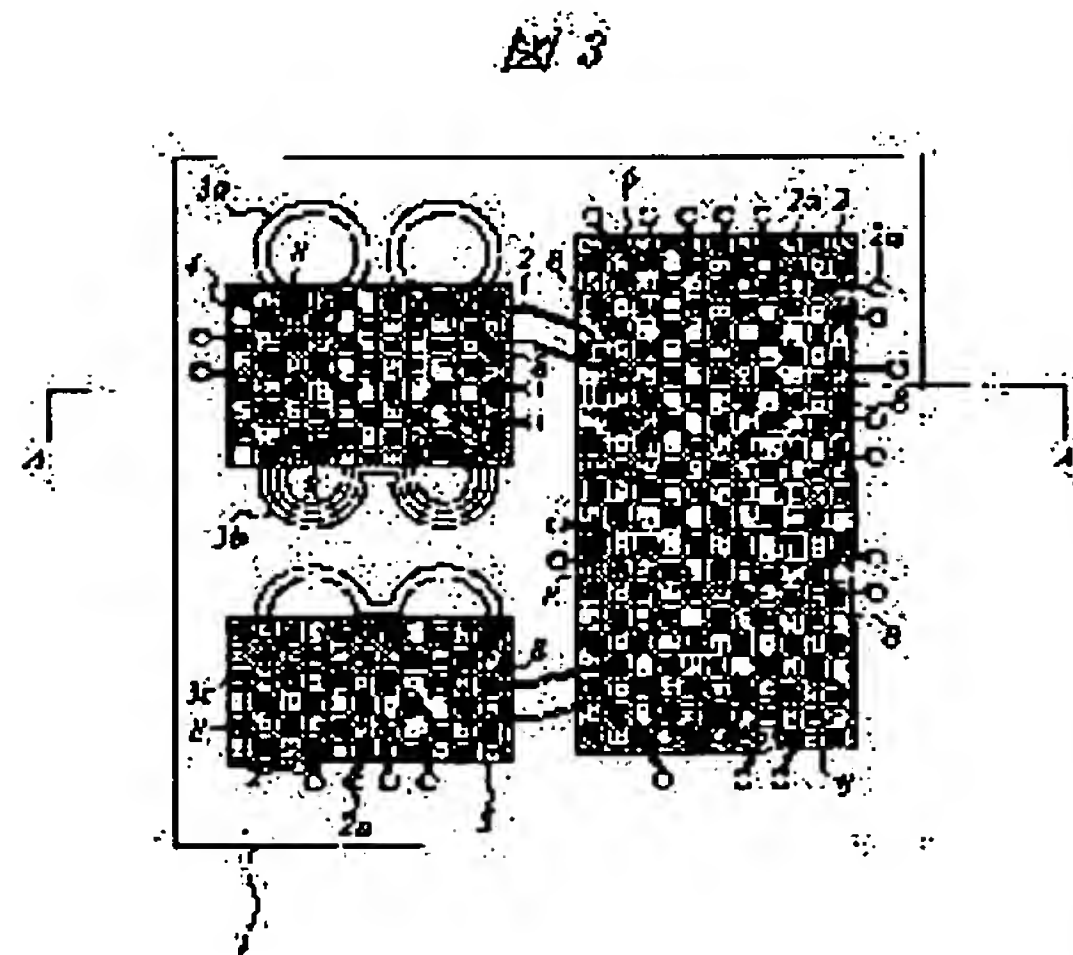
(22)Date of filing : 23.02.2001 (72)Inventor : HIRASHIMA TOSHINORI  
HOTTA MASAO  
MORI HIROSHI  
TANAKA SATOSHI

## (54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce variation in L value, and to provide a VCO circuit for an RF signal processing having a high Q value.

SOLUTION: Reception and transmission system circuits, such as LNA, mixers, and PLL other than a VCO circuit, are formed in a semiconductor chip 6, and the VCO circuit is formed in separate semiconductor chips 4 and 5. Elements other than a coil among such elements as coil and capacitor for composing the VCO circuit are formed in the semiconductor chip 5, and the coil is formed on a package substrate 1, where the semiconductor chip is packaged as printed wiring 3c.



\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1]Printed wiring formed on a supporting board.

A semiconductor chip mounted on printed wiring.

It is the semiconductor device provided with the above, and said semiconductor chip contains a capacitor which constitutes a dispatch circuit including wiring used as an inductor from which said printed wiring constitutes an oscillating circuit.

[Claim 2]A semiconductor chip in which elements other than an inductor which is a semiconductor device which has an oscillating circuit and constitutes said oscillating circuit were formed, A semiconductor device, wherein an inductor which is a supporting board in which said semiconductor chip is mounted, has the supporting board in which printed wiring was formed, and constitutes said oscillating circuit is formed by printed wiring.

[Claim 3]The semiconductor device according to claim 2, wherein said semiconductor chip and printed wiring are connected via a bump electrode formed in a semiconductor chip rear face.

[Claim 4]The semiconductor device according to claim 2, wherein said printed wiring is not less than 15 micrometers of thickness.

[Claim 5]The semiconductor device according to claim 2, wherein frequency of said oscillating circuit is not less than 4 GHz.

[Claim 6]The semiconductor device according to claim 2, wherein Q value of said oscillating circuit is 60 or more.

[Claim 7]The semiconductor device according to claim 2, wherein said semiconductor device is used for a mobile communication apparatus.

[Claim 8]The 1st semiconductor chip in which it is a semiconductor device which has a sending circuit, a receiving circuit, and an oscillating circuit, and said sending circuit and a receiving circuit were formed, The 2nd semiconductor chip in which elements other than an inductor which constitutes said oscillating circuit were formed, A semiconductor device, wherein an inductor which is a supporting board in which said 1st and 2nd semiconductor chips are mounted, has the supporting board in which printed wiring was formed, and constitutes said oscillating circuit is formed by printed wiring.

[Claim 9]The semiconductor device according to claim 8, wherein said 1st chip is divided into the 3rd semiconductor chip in which a sending circuit was formed, and the 4th semiconductor chip in which a receiving circuit was formed.

[Claim 10]The semiconductor device according to claim 9, wherein said sending circuit and a receiving circuit are circuits in which simultaneous operation is possible.

[Claim 11]A semiconductor device with which each has a sending circuit and a receiving circuit which can operate simultaneously, comprising:

The 1st semiconductor chip in which said sending circuit was formed.

The 2nd semiconductor chip in which said receiving circuit was formed.

[Claim 12]A manufacturing method of a semiconductor device characterized by comprising the following.

A process for which a supporting board in which printed wiring which has wiring used as an inductor which

constitutes an oscillating circuit on the upper surface was formed is prepared.

A process of being a process of carrying a semiconductor chip in which a capacitor which constitutes a dispatch circuit was formed on said supporting board, and electrically connecting said semiconductor chip and said printed wiring.

[Claim 13]A manufacturing method of a semiconductor device characterized by comprising the following.

A process for which a supporting board in which printed wiring which has wiring used as an inductor which constitutes an oscillating circuit on the upper surface was formed is prepared.

A process of being a process of carrying a semiconductor chip in which elements other than an inductor which constitutes a dispatch circuit were formed on said supporting board, and electrically connecting said semiconductor chip and said printed wiring.

[Claim 14]A manufacturing method of the semiconductor device according to claim 13, wherein L value of wiring which said printed wiring carries out two or more owners of the wiring used as an inductor, and serves as said inductor is two or more sorts.

[Claim 15]A manufacturing method of the semiconductor device according to claim 13, wherein said semiconductor chip and printed wiring are connected via a bump electrode formed in a semiconductor chip rear face.

[Claim 16]A manufacturing method of the semiconductor device according to claim 13, wherein said printed wiring is not less than 15 micrometers of thickness.

[Claim 17]A manufacturing method of the semiconductor device according to claim 13, wherein frequency of said oscillating circuit is not less than 4 GHz.

[Claim 18]A manufacturing method of the semiconductor device according to claim 13, wherein Q value of said oscillating circuit is 60 or more.

[Claim 19]A manufacturing method of the semiconductor device according to claim 13, wherein a manufacturing method of said semiconductor device has further the process of building said semiconductor device into a mobile communication apparatus.

[Claim 20]It is [ a process for which a supporting board in which printed wiring which has wiring used as an inductor characterized by comprising the following which constitutes an oscillating circuit on the upper surface was formed is prepared, and ] the 1st semiconductor chip and 2nd semiconductor chip on said supporting board.

The 1st semiconductor chip in which circuits other than an oscillating circuit were formed among said sending circuit and a receiving circuit.

A process of being a process of carrying the 2nd semiconductor chip in which a capacitor which constitutes said dispatch circuit was formed, and electrically connecting said semiconductor chip and said printed wiring.

[Claim 21]A manufacturing method of the semiconductor device according to claim 20, wherein said 1st and 2nd semiconductor chips and printed wiring are connected via a bump electrode formed in these semiconductor chip rear faces.

[Claim 22]A manufacturing method of the semiconductor device according to claim 20, wherein L value of wiring which said printed wiring carries out two or more owners of the wiring used as an inductor, and serves as said inductor is two or more sorts.

[Claim 23]A manufacturing method of the semiconductor device according to claim 20, wherein said printed wiring is not less than 15 micrometers of thickness.

[Claim 24]A manufacturing method of the semiconductor device according to claim 20, wherein frequency of said oscillating circuit is not less than 4 GHz.

[Claim 25]A manufacturing method of the semiconductor device according to claim 20, wherein Q value of said oscillating circuit is 60 or more.

[Claim 26]A manufacturing method of the semiconductor device according to claim 20, wherein a manufacturing method of said semiconductor device has further the process of building said semiconductor device into a mobile communication apparatus.



## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention]Especially this invention is applied to the semiconductor device which has a high frequency analog signal processing circuit about a semiconductor device and a manufacturing method for the same, and relates to effective art.

[0002]

[Description of the Prior Art]RF (radio frequency) signal processing part in wireless-radios machines, such as a cellular phone, It consists of various parts, such as LNA (lownoise amplifier), a mixer, PLL (phase locked loop), VCO (voltagecontrolled ocillator), and an inductor.

[0003]1 chip making of these parts is examined from the demand of the small weight saving of a wireless-radios machine, and low-cost-izing.

[0004]For example, NIKKEI ELECTRONICS 2000.4.10(no.767)p.56 - 58 have the statement about 1 chip making of an RF circuit.

[0005]

[Problem(s) to be Solved by the Invention]This invention persons are performing research and development of a wireless-radios machine, and The above-mentioned LNA, Since a degree of location falls and cost becomes high in forming RF (radio frequency) signal processing part combining discrete part, such as a mixer, PLL, VCO, and an inductor, 1 chip making of the RF signal treating part is examined.

[0006]Although VCO is a kind of the thing using oscillating current flowing into the parallel resonant circuit of a coil and a capacitor here among the parts which constitute the above-mentioned RF signal treating part and it is a circuit which can change oscillating frequency by control of voltage, When forming the element (a coil and a capacitor) which constitutes this circuit in one chip, various problems may arise.

[0007]For example, the Q value (Quality factor) of a VCO circuit is so good that the resistance R which can express with  $Q=1/R(L/C)^{1/2}$ , and is connected between a coil and a capacitor is small. Here, Q value is a parameter which shows the sensitivity of a VCO circuit.

[0008]Therefore, the coil itself is wide and forming using large wiring of thickness is desirable.

[0009]However, when forming a coil by forming aluminum (aluminum) wiring etc. in spiral shape in 1 chip for example, the thickness of Al wiring has restriction and low-resistance-izing is difficult. A coil end must be connected via a plug etc. and resistance becomes large by passing this plug.

[0010]As a result, the problem that Q value will become small arises.

[0011]On the other hand, since frequency (f) can express with  $f=1/2\pi(L\cdot C)^{1/2}$  (L: inductance of a coil, capacity of C:capacitor), in order to adjust frequency, There is a means to obtain desired frequency, by preparing the variable capacity element which can change capacity by control of voltage as opposed to regular L.

[0012]However, when dispersion has L value, in order to obtain desired frequency, it is necessary to compensate dispersion in L value by change of said capacity C but, and the capacity variable width for which the capacity C is asked increases as dispersion in L value becomes large. Thus, since, as for the variable capacity with comparatively big variable width, dispersion to the set-up capacity C becomes large, control of frequency will become difficult after all. When the varicap diode using the junction capacitance produced when reverse bias is especially impressed to a PN junction as a capacitor is used, restriction arises in the variable range of capacity. As a result, the problem that desired frequency cannot be obtained arises.

[0013]The purpose of this invention is to provide a semiconductor device integrated highly and a manufacturing method for the same about a semiconductor device, a semiconductor device which has an RF signal treating part especially, and a manufacturing method for the same.

[0014]Other purposes of this invention are to improve the reliability of a semiconductor device by improving the characteristic of the VCO circuit which constitutes an RF signal treating part.

[0015]Said purpose of this invention and the new feature will become clear from description and the accompanying drawing of this specification.

[0016]

[Means for Solving the Problem]It will be as follows if an outline of a typical thing is briefly explained among inventions indicated in this application.

[0017]A semiconductor device of this invention is a supporting board in which a semiconductor chip in which elements other than an inductor which constitutes an oscillating circuit were formed, and said semiconductor chip are mounted, and has the supporting board in which printed wiring was formed, and an inductor which constitutes said oscillating circuit is formed by printed wiring.

[0018]Thus, since an inductor of an oscillating circuit was formed by printed wiring, thickness of printed wiring can be secured and Q value of an oscillating circuit can be raised.

[0019]If said semiconductor chip and printed wiring are connected via a bump electrode formed in a semiconductor chip rear face, resistance between an inductor and a capacitor formed in a semiconductor chip can be lowered, and Q value of an oscillating circuit can be raised.

[0020]The 1st semiconductor chip in which a semiconductor device of this invention is a semiconductor device which has a sending circuit, a receiving circuit, and an oscillating circuit, and said sending circuit and a receiving circuit were formed, It is a supporting board in which the 2nd semiconductor chip in which elements other than an inductor which constitutes said oscillating circuit were formed, and said 1st and 2nd semiconductor chips are mounted, and has the supporting board in which printed wiring was formed, and an inductor which constitutes said oscillating circuit is formed by printed wiring.

[0021]Thus, since a sending circuit and a receiving circuit, and an oscillating circuit were considered as another chip, resonance with a signal outputted from an oscillating circuit and a signal outputted and inputted by circuits other than an oscillating circuit can be prevented.

[0022]A process for which a supporting board in which printed wiring which has the wiring in which a manufacturing method of a semiconductor device of this invention serves as an inductor which constitutes an oscillating circuit on the upper surface was formed is prepared, It is the process of carrying a semiconductor chip in which elements other than an inductor which constitutes a dispatch circuit were formed on said supporting board, and has the process of electrically connecting said semiconductor chip and said printed wiring.

[0023]Thus, since a semiconductor chip in which elements other than an inductor which constitutes a dispatch circuit were formed on printed wiring used as an inductor was carried, thickness of printed wiring can be secured and a semiconductor device which has a high oscillating circuit of Q value can be manufactured.

[0024]If said semiconductor chip and printed wiring are connected via a bump electrode formed in a semiconductor chip rear face, dispersion in L value of an inductor can be prevented and a high oscillating circuit of Q value can be obtained.

[0025]It can respond to two or more sorts of frequency bands by changing these wiring on a supporting board, if printed wiring used as an inductor (two or more sorts) which differs in L value is prepared on a supporting board.

[0026]

[Embodiment of the Invention]Hereafter, an embodiment of the invention is described in detail based on a drawing. In the complete diagram for describing an embodiment, the same numerals are given to the member which has the same function, and explanation of the repetition is omitted.

[0027](Embodiment 1) Drawing 1 - drawing 9 are the figures showing the manufacturing process of the semiconductor device which is the embodiment of the invention 1. Hereafter, the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is explained, taking these drawings into consideration.

[0028]Drawing 1 is a top view showing the manufacturing process of the semiconductor device which is the embodiment of the invention 1, and drawing 2 is an A-A sectional view of drawing 1.

[0029]As shown in drawing 1 and drawing 2, the printed wiring 2 and 3 is printed on the package substrate (supporting board) 1 which consists of ceramic substrates etc. Among these wiring, the printed wiring 3 is formed in the looped shape 3a and 3c and the spiral shape 3b, and serves as a coil (inductor) of VCO. Although it is about 15 micrometers and becomes a very thin film as compared with the package substrate 1, the thickness of this printed wiring is thickly indicated in drawing 2 and drawing 4, in order to explain plainly.

[0030]The terminal area 2a is formed in the inside of the printed wiring 2, and the printed wiring 2 and the solder ball 11 of the rear face of the package substrate 1 mentioned later are connected to it via this terminal area 2a.

[0031]Subsequently, as shown in drawing 3 and drawing 4, the semiconductor chips 4, 5, and 6 are carried on the package substrate 1. The bump electrode 8 is exposed to the rear face of these semiconductor chips 4, 5, and 6, and the semiconductor chips 4, 5, and 6 are carried in it so that these bump electrodes 8 may contact on the printed wiring 2 and 3. Drawing 3 is a top view showing the manufacturing process of the semiconductor device which is the embodiment of the invention 1, and drawing 4 is an A-A sectional view of drawing 3. In the top view, the printed wiring (2, 3 grades) under a semiconductor chip (4, 5, 6) is also shown (in subsequent figures, it is the same.). However, it removes figure 7.

[0032]Here, a part of VCO of the receiving system is formed in the semiconductor chip 5. As mentioned above, VCO is a kind of the thing using oscillating current flowing into the parallel resonant circuit of a coil and a capacitor, and is a circuit which can change oscillating frequency by control of voltage.

[0033]An example of the circuitry is shown in drawing 5. As shown in drawing 5, the coil L1 (L2) and the variable capacity capacitor C1 (C2) are connected between the node A and the node C and between the node B and the node C, respectively. Between the node D and earth potentials, the capacitor C3 and C4 (C5, C6) are connected in series. The resistance R1 (R2) is connected with these capacitors C3 and connection node E of C4 (C5, C6) between the nodes G. The transistor T1 (T2) is formed between the node D and the node F, and the emitter is connected to the node E.

[0034]Element (X)s other than coil L1 (L2) are formed in the semiconductor chip 5 among the elements (L1, C1, T1 grade) which constitute these VCO circuits.

[0035]Similarly, elements other than coil L1 (L2) are formed in the semiconductor chip 4 in which a part of VCO of the transmission system is formed among the elements (L1, C1, T1 grade) which constitute the VCO circuit of a transmission system.

[0036]Other circuits (low noise amplifier) required for RF signal processing, for example, LNA, a mixer, PLL (phase locked loop), etc. are formed in the semiconductor chip 6.

[0037]An example of the composition of the circuit (a transmission system circuit and a receiving system circuit) of an RF signal treating part is shown in drawing 6.

[0038]A receiving system circuit has LNA101, 102, the mixers 103 and 104, and a variable gain low pass filter (139). In a mixer, while changing signal frequency into a baseband belt from RF belt, the recovery divided into a sin component and cos components is also performed simultaneously. For this reason, it is necessary to add the local oscillation signal with which about 90 degrees of phases differ to a mixer (103, 104), and generates using a dividing term (105, 115). A local oscillation signal is generated by constructing a PLL loop by VCO (111) and PLL (112). If the thing of a 3600 MHz-band oscillation is used as VCO (111), a counting-down circuit (116) by arranging in the preceding paragraph of a counting-down circuit (105). The output frequency of a counting-down circuit (105) is set to 900 MHz, and acquires the local oscillation signal for GSM (Global System for Mobil Communication). The \*\*\*\*\*-SUBANDO signal of a mixer (103, 104) is inputted into a variable gain low-pass filter (139), and level adjustment and interference removal are performed. A variable gain low-pass filter (139) comprises a low pass filter (106, 107, 137, 138) and a variable gain amplifier (108, 109).

[0039]The so-called circuit of the offset PLL system is used for the transmission system circuit.

[0040]Thus, the inside of a receiving system and transmission system circuits (LNA, a mixer, PLL, VCO, etc.), Circuits (Y) other than a VCO circuit are formed in the semiconductor chip 6, and a VCO circuit is considered as another chip (semiconductor chips 4 and 5) in order to prevent resonance with the input output signal of a VCO circuit, and the input output signal of circuits other than a VCO circuit. However, among the VCO circuits in drawing 6, since the corresponding frequency band of IFVCO (except for the coil part which constitutes IFVCO) is small, it is formed in the semiconductor chip 6.

[0041]VCO of a receiving system and VCO of the transmission system are considered as another chip (semiconductor chips 4 and 5) for the same reason, respectively.

[0042]The problem of such resonance becomes large and the measure of dividing a semiconductor chip is needed in especially the high frequency band (around 3700 MHz) used by PCN or a GSM standard. On the contrary, about the VCO circuit used in a low frequency band, it is possible to form in the same chip as other receiving systems and a transmission system circuit. A transmission system VCO circuit and a receiving system VCO circuit can also be formed in the same chip.

[0043]Subsequently, as shown in drawing 7 and drawing 8, the underfill material 10 is poured in between the rear



faces of the semiconductor chips 4, 5, and 6 the package substrate 1 top. Drawing 7 is a top view showing the manufacturing process of the semiconductor device which is the embodiment of the invention 1, and drawing 8 is an A-A sectional view of drawing 7.

[0044]Subsequently, a solder ball is formed in the rear face of the package substrate 1 as shown in drawing 9. This solder ball is connected with the terminal area 2a which showed drawing 2.

[0045]Thus, in this embodiment, since circuits other than a VCO circuit and a VCO circuit were considered as another chip, resonance with the input output signal of a VCO circuit and the input output signal of circuits other than a VCO circuit can be prevented.

[0046]All the elements that constitute a VCO circuit are not formed in the same chip, Elements other than coil L1 (L2) are formed in a semiconductor chip among the elements (L1, C1, T1 grade) which constitute a VCO circuit, Since the coil L1 (L2) was formed as printed wiring on the package substrate in which said semiconductor chip is mounted, L value and Q value of a coil are easily securable.

[0047]Here, a coil as shown in drawing 10 is explained to an example about L value. One side of the coil of W (mm) and approximately quadrangular shape is set to a (mm) for the width of the coil shown in drawing 10. For example, when W is 0.08 mm, a needs to be 0.7 mm in order to obtain the coil of 1nH. a needs to be 0.9 mm in order to obtain the coil of 2nH. a needs to be 1.3 mm in order to obtain the coil of 4nH. However, if a coil is formed in spiral shape as shown in drawing 14 (b), large L value can be obtained with a small area.

[0048]On the other hand, the Q value of VCO can be expressed with  $Q=1/R(L/C)^{1/2}$  as it mentioned above. Therefore, it is so good that the resistance R connected between a coil and a capacitor is small. Therefore, if a coil's own width W is made large, it will be thought that the resistance R becomes small and can secure high Q value.

[0049]However, as shown in a related figure with width [ of the Q value shown in drawing 11, and a coil ] W (mm), even if it makes width W of a coil large, Q value does not become high so much. Even if this makes width of a coil large, it is for a signal (high frequency) to flow through the inside of a coil.

[0050]Therefore, in order to secure Q value, it is necessary to make resistance R small by securing height T (thickness of printed wiring) of a coil. A related figure with height [ of Q value and a coil ] T (mm) is shown in drawing 12.

[0051]Then, since the coil was formed by printed wiring according to this invention, coil height can be secured easily and high Q value can be obtained.

[0052]On the other hand, for example, when Al wiring etc. are used and a coil is formed in a semiconductor chip, about 2 micrometers of the thickness cannot be secured. On the other hand, it is possible to form wiring of not less than 15 micrometers, if it is printed wiring. It can form cheaply.

[0053]Drawing 13 is a figure showing the relation between Q value and frequency (GHz) about the coil of 1nH (a) mentioned above, 2nH (b), and 3nH (c). High Q value (80 or more) was able to be obtained about the coil of 1nH (a) and 2nH (b) in the high frequency band (4 GHz and 5 GHz) so that it might illustrate. It calculated as 0.4 mm of substrate board thickness, the dielectric constant 9.6, the dielectric dissipation factor 0.001, electrode conductor  $3 \times 10^7$ , the electrode layer thickness of 0.015 mm, and electrode width of 0.080 mm.

[0054]Next, the desired value of Q value is explained. For example, in the standard of GSM mentioned above, the desired value of phase noise (C/N) serves as -139 dBc/Hz. It will be said that noise is small, so that this figure is small. When a margin is seen to this desired value and the desired value of phase noise is made into -142 dBc/Hz now, about 80 Q value is needed.

[0055]In order to make this C/N small, it is necessary to make Q value of an oscillating circuit high. When the desired value of phase noise is made into -139 dBc/Hz (GSM standard), about 40 Q value is needed.

[0056]Thus, it is necessary to secure 80 or more Q value desirably 60 or more in a high frequency (not less than 3600 MHz) zone.

[0057]Drawing 14 is a figure showing the example of the shape of a coil. In drawing 11, although the coil of quadrangular shape was shown, as shown in drawing 14 (a), it is good also as circular in coil shape. In order to obtain large L value as mentioned above, as shown in (b), it is necessary to form a coil in spiral shape. The circular thing of the shape of a coil as shown in drawing 14 is more preferred in order to avoid the resistance in a corner. Thus, if it forms by printed wiring even if coil shape is a round shape and spiral shape, it can form easily and cheaply.

[0058]Drawing 15 is a figure showing the connected state of the semiconductor chip 4 and the coil 3a which were shown in drawing 3. As shown in drawing 15, the coil 3a is connected via the bump electrode 8 currently formed in

the rear face of the semiconductor chip 4 and the semiconductor chip 4.

[0059]Thus, since the coil 3a and the semiconductor chip 4 were connected via the bump electrode according to this embodiment, resistance R connected between a coil and a capacitor can be made small, and Q value can be made high.

[0060]For example, when between a coil and capacitors is connected using a wire, resistance will become high and Q value will fall. L value will vary with dispersion in the length of a wire. As a result, desired frequency cannot be obtained.

[0061]Drawing 16 is the coil 13 shown in drawing 14 (b), and a figure showing a connected state with the semiconductor chip 14. As shown in drawing 15, the coil 13 is connected via the bump electrode 8 currently formed in the rear face of the semiconductor chip 14 and the semiconductor chip 4. Thus, if it connects via a bump electrode even if coil shape is spiral shape, a coil end and a semiconductor chip are easily connectable.

[0062]Drawing 17 (a) and (b) is a figure showing other connection methods between the coil and semiconductor chip which are shown in drawing 15 and drawing 16, respectively. The coil is formed in the lower part of a semiconductor chip although a coil is similarly connected with the case where it is shown in drawing 15 and drawing 16, via a semiconductor chip and the bump electrode 8. Thus, if a coil is formed in the lower part of a semiconductor chip, the field which forms the printed wiring (for example, 2 in drawing 1, 2a) for pulling out outside the printed wiring which connects between semiconductor chips, and the wiring connected to the elements (LNA etc.) in a chip is widely securable.

[0063]According to this embodiment, two or more coils which have various L values beforehand can be prepared for a printed circuit board, and it can respond to the signal of two or more frequency bands by changing these coils.

[0064]Drawing 18 (a) is other examples of the plan of the receiving system VCO section (semiconductor chip 5 periphery of drawing 1). As shown in drawing 18, the signal (dual mode) of two sorts of frequency bands can be formed by changing connection between the coil 3c1 from which an inductor differs, 3c2, and the circuit in the semiconductor chip 15.

[0065]It is good also as shape which shows drawing 18 (b) the coil 3c2 shown in drawing 18 (a). In this case, the terminal area of the coil of two spiral shape corresponds to the node A of drawing 5.

[0066](Embodiment 2) In Embodiment 1, although circuits other than a VCO circuit were formed in the same semiconductor chip among a receiving system and transmission system circuits (LNA, a mixer, PLL, VCO, etc.), it is good also considering a receiving system circuit and a transmission system circuit as another chip.

[0067]Drawing 19 is a top view showing the semiconductor device which is the embodiment of the invention 2. The semiconductor chip 6 of Embodiment 1 is divided into the semiconductor chips 26a and 26b, and is mounted in the package substrate 1, and also since it is the same, the manufacturing method of the semiconductor device of this embodiment omits the explanation.

[0068]Elements other than coil L1 (L2) are formed in the semiconductor chip 4 like the case of Embodiment 1 among the elements (L1, C1, T1 grade) which constitute a transmission system VCO circuit. Elements other than coil L1 (L2) are formed among the elements (L1, C1, T1 grade) which constitute a receiving system VCO circuit. The coil L1 (L2) which constitutes a VCO circuit is formed as printed wiring on the package substrate. Therefore, like the case of Embodiment 1, Q value can be secured and the reliability of a VCO circuit can be improved.

[0069]Next, other circuits required for RF signal processing to the semiconductor chip 26a. For example, the circuit (1024) of the transmission system among LNA (low noise amplifier), a mixer, PLL (phase locked loop), etc. "it \*\*\*\*\* and the circuit (1005) of a receiving system is formed in the semiconductor chip 26b.

[0070]An example of these circuits is shown in drawing 20.

[0071]A receiving system circuit (1005) comprises LNA (1006), a mixer (1007), a profit conversion amplifier (1009), a low pass filter (1010), a counting-down circuit (1012) for local signals made to generate about 90 degrees of phase reference, PLL (1011), etc.

[0072]A sending circuit (1024) A modulation circuit (1018), an intermediate frequency (IF) gain variable amplifier (1021), An IF filter (1022), a transmission mixer (1020), RF gain variable amplifier (1019), intermediate frequency VCO (1016), an intermediate frequency PLL circuit (1017), and about 90 degrees comprise a counting-down circuit (1014) for phase reference generating, and a counting-down circuit (1015) for local signals.

[0073]VCO (1013) is oscillated by the twice of received frequency. In a receiving circuit, the local signal which has the same frequency as the received frequency from which about 90 degrees of phases shifted by carrying out 2 dividing



with a counting-down circuit (1012) is generated. The signal amplified in LNA (1006) is changed into a baseband signal by being multiplied by the local signal which has the same frequency by a mixer (1007). A baseband signal is amplified with a gain variable amplifier according to a signal level, and an interference is removed by the low pass filter and sent to the baseband signal processing circuit of the next step.

[0074]From a baseband signal processing circuit, a sending circuit receives a baseband signal and is changed into an intermediate frequency signal with a modulator (1018). The harmonics generated in an intermediate frequency signal generate time are removed by the IF filter (1022), and are changed into an RF signal by the transmission mixer (1020). A signal level is controlled using both an intermediate frequency (IF) gain variable amplifier (1021) and RF gain variable amplifier (1019). The output of a sending circuit is amplified by a power amplifier (1003), and is connected to a branching filter (1002) via an isolator (1023). The branching filter comprised combination of the filter which makes a transmission band and a receiving band a pass band, and it has controlled that a sending signal leaks to an input signal. Here, a receiving system circuit and the transmission system circuit can operate simultaneously.

[0075]Thus, in this embodiment, a receiving system circuit and a transmission system circuit can be considered as another chip, the isolation of two circuits can be raised, and the sensitiveness deterioration of a receiving circuit can be prevented by controlling the leak lump to the receiving circuit of a sending signal.

[0076]As mentioned above, although the invention made by this invention person was concretely explained based on the embodiment, it cannot be overemphasized that it can change variously in the range which this invention is not limited to said embodiment and does not deviate from the gist.

[0077]

[Effect of the Invention]It will be as follows if the effect acquired by the typical thing among the inventions indicated in this application is explained briefly.

[0078]Since the inductor of the oscillating circuit was formed by printed wiring, the thickness of the wiring which forms a coil can be secured and the Q value of an oscillating circuit can be raised.

[0079]If said semiconductor chip and printed wiring are connected via the bump electrode formed in the semiconductor chip rear face, resistance between an inductor and the capacitor formed in a semiconductor chip can be lowered, and the Q value of an oscillating circuit can be raised.

[0080]Since circuits and oscillating circuits other than an oscillating circuit were considered as another chip among the sending circuit and the receiving circuit, resonance with the signal outputted from an oscillating circuit and the signal outputted and inputted by circuits other than an oscillating circuit can be prevented.

[0081]Since the semiconductor chip in which elements other than the inductor which constitutes a dispatch circuit were formed on the printed wiring used as an inductor was carried, the thickness of the wiring which forms a coil can be secured and the semiconductor device which has a high oscillating circuit of Q value can be manufactured.

[0082]If said semiconductor chip and printed wiring are connected via the bump electrode formed in the semiconductor chip rear face, dispersion in L value of an inductor can be prevented and the high oscillating circuit of Q value can be obtained.

[0083]It can respond to two or more sorts of frequency bands by changing these wiring on a supporting board, if the printed wiring used as the inductor (two or more sorts) which differs in L value is prepared on the supporting board.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1]It is a plan of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 2]It is a sectional view of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 3]It is a plan of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 4]It is a sectional view of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 5]It is a figure showing an example of the composition of a VCO circuit.

[Drawing 6]It is a figure showing an example of the circuitry of an RF signal treating part.

[Drawing 7]It is a plan of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 8]It is a sectional view of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 9]It is a sectional view of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 1 is shown.

[Drawing 10]It is a figure showing the coil of the semiconductor device which is the embodiment of the invention 1.

[Drawing 11]It is a figure showing the relation between the Q value of an oscillating circuit, and the width W of a coil.

[Drawing 12]It is a figure showing the relation between the Q value of an oscillating circuit, and height T of a coil.

[Drawing 13]It is a figure showing the relation between the Q value of an oscillating circuit, and frequency.

[Drawing 14]It is a figure showing the example of the shape of a coil.

[Drawing 15]It is a figure showing the connected state of a semiconductor chip and a coil.

[Drawing 16]It is a figure showing the connected state of a semiconductor chip and a coil.

[Drawing 17]It is a figure showing the connected state of a semiconductor chip and a coil.

[Drawing 18]It is a figure showing a connected state with the coil which differs in a semiconductor chip and L value.

[Drawing 19]It is a plan of the substrate in which the manufacturing process of the semiconductor device which is the embodiment of the invention 2 is shown.

[Drawing 20]It is a figure showing an example of the circuitry of the RF signal treating part which is the embodiment of the invention 2.

[Description of Notations]

1 Package substrate

2 Printed wiring

2a Terminal area

3 Printed wiring (coil)

3a, 3b, and 3c Coil

3c1 and 3c2 Coil

4 Semiconductor chip

5 Semiconductor chip

6 Semiconductor chip

8 Bump electrode

10 Underfill material

11 Solder ball

15 Semiconductor chip

26a Semiconductor chip

26b Semiconductor chip

101, 102 LNA (low noise amplifier)

106, 107, 131, 132, 137, and 138 Reduction passage filter

108 and 109 Variable gain amplifier

110 Direct current offset voltage calibration circuit

103, 104, 123, and 126 Mixer

105, 115, 116, 117, 118, 119, and 120 Counting-down circuit

111, 114, 128, 129 VCO

112, 113 PLL

121, 122 changeover switches

127 Phase comparator

130 Power amplifier

133, 134 band-pass filters

135 Antenna switch

136 Antenna  
139 Variable gain reduction passage filter  
140 IC internal-organs circuit  
C1, C2 variable capacity capacitor  
C3, C4, C5, and C6 Capacitor  
A-G Node  
L1 and L2 Coil  
R1 and R2 Resistance  
T1 and T2 Transistor  
T Height of a coil  
W Width of a coil

---

[Translation done.]



(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2002-252324

(P2002-252324A)

(43) 公開日 平成14年9月6日 (2002.9.6)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 25/00

識別記号

F I

H 0 1 L 25/00

キーワード\* (参考)

B

審査請求 未請求 請求項の数26 O L (全 12 頁)

(21) 出願番号 特願2001-47833 (P2001-47833)

(22) 出願日 平成13年2月23日 (2001.2.23)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 平島 利宜

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体グループ内

(72) 発明者 堀田 正生

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体グループ内

(74) 代理人 100080001

弁理士 筒井 大和

最終頁に続く

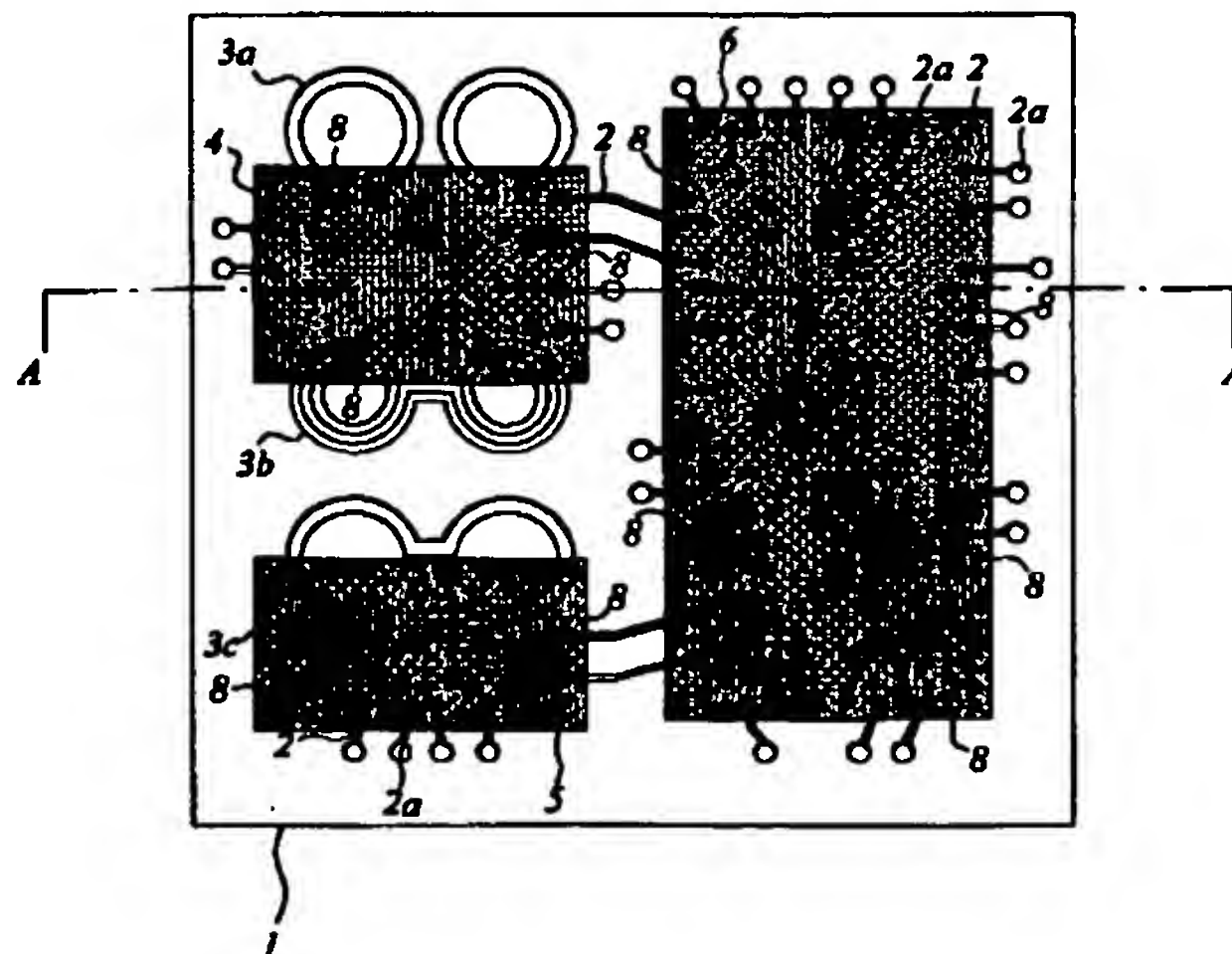
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 L値のばらつきを低減し、高いQ値を有するRF信号処理用のVCO回路を提供する。

【解決手段】 受信系および送信系回路 (LNA、ミキサ、PLL、VCO等) のうち、VCO回路以外の回路を、半導体チップ6内に形成し、VCO回路を別チップ (半導体チップ4、5) とする。さらに、VCO回路を構成するコイルおよびコンデンサ等の素子のうち、コイル以外の素子を半導体チップ5内に形成し、コイルを前記半導体チップが実装されるパッケージ基板1上にプリント配線3cとして形成する。

図 3



## 【特許請求の範囲】

【請求項 1】 支持基板上に形成されたプリント配線と、  
プリント配線上に実装された半導体チップを有する半導体装置であって、  
前記プリント配線は、発振回路を構成するインダクタとなる配線を含み、  
前記半導体チップは、発信回路を構成するコンデンサを含んでいることを特徴とする半導体装置。

【請求項 2】 発振回路を有する半導体装置であって、  
前記発振回路を構成するインダクタ以外の素子が形成された半導体チップと、  
前記半導体チップが実装される支持基板であって、プリント配線が形成された支持基板と、を有し、  
前記発振回路を構成するインダクタがプリント配線で形成されていることを特徴とする半導体装置。

【請求項 3】 前記半導体チップとプリント配線とは、  
半導体チップ裏面に形成されたバンプ電極を介して接続されていることを特徴とする請求項 2 記載の半導体装置。

【請求項 4】 前記プリント配線は、膜厚 15  $\mu\text{m}$  以上であることを特徴とする請求項 2 記載の半導体装置。

【請求項 5】 前記発振回路の周波数は、4 GHz 以上であることを特徴とする請求項 2 記載の半導体装置。

【請求項 6】 前記発振回路の Q 値は、60 以上であることを特徴とする請求項 2 記載の半導体装置。

【請求項 7】 前記半導体装置は、移動体通信装置に用いられることを特徴とする請求項 2 記載の半導体装置。

【請求項 8】 送信回路、受信回路および発振回路を有する半導体装置であって、  
前記送信回路および受信回路が形成された第 1 の半導体チップと、  
前記発振回路を構成するインダクタ以外の素子が形成された第 2 の半導体チップと、  
前記第 1 および第 2 の半導体チップが実装される支持基板であって、プリント配線が形成された支持基板と、を有し、  
前記発振回路を構成するインダクタがプリント配線で形成されていることを特徴とする半導体装置。

【請求項 9】 前記第 1 のチップは、送信回路が形成された第 3 の半導体チップと、受信回路が形成された第 4 の半導体チップとに分割されていることを特徴とする請求項 8 記載の半導体装置。

【請求項 10】 前記送信回路と受信回路とは、同時動作可能な回路であることを特徴とする請求項 9 記載の半導体装置。

【請求項 11】 それぞれが、同時に動作し得る送信回路および受信回路を有する半導体装置であって、  
前記送信回路が形成された第 1 の半導体チップと、  
前記受信回路が形成された第 2 の半導体チップと、を有

することを特徴とする半導体装置。

【請求項 12】 その上面に、発振回路を構成するインダクタとなる配線を有するプリント配線が形成された支持基板を準備する工程と、  
前記支持基板上に、発信回路を構成するコンデンサが形成された半導体チップを搭載する工程であって、前記半導体チップと前記プリント配線とを電気的に接続する工程と、  
を有することを特徴とする半導体装置の製造方法。

【請求項 13】 その上面に、発振回路を構成するインダクタとなる配線を有するプリント配線が形成された支持基板を準備する工程と、  
前記支持基板上に、発信回路を構成するインダクタ以外の素子が形成された半導体チップを搭載する工程であって、前記半導体チップと前記プリント配線とを電気的に接続する工程と、  
を有することを特徴とする半導体装置の製造方法。

【請求項 14】 前記プリント配線は、インダクタとなる配線を複数有し、前記インダクタとなる配線の L 値が 2 種以上であることを特徴とする請求項 13 記載の半導体装置の製造方法。

【請求項 15】 前記半導体チップとプリント配線とは、半導体チップ裏面に形成されたバンプ電極を介して接続されることを特徴とする請求項 13 記載の半導体装置の製造方法。

【請求項 16】 前記プリント配線は、膜厚 15  $\mu\text{m}$  以上であることを特徴とする請求項 13 記載の半導体装置の製造方法。

【請求項 17】 前記発振回路の周波数は、4 GHz 以上であることを特徴とする請求項 13 記載の半導体装置の製造方法。

【請求項 18】 前記発振回路の Q 値は、60 以上であることを特徴とする請求項 13 記載の半導体装置の製造方法。

【請求項 19】 前記半導体装置の製造方法は、さらに、前記半導体装置を移動体通信装置に組み込む工程を有することを特徴とする請求項 13 記載の半導体装置の製造方法。

【請求項 20】 その上面に、発振回路を構成するインダクタとなる配線を有するプリント配線が形成された支持基板を準備する工程と、  
前記支持基板上に、第 1 の半導体チップおよび第 2 の半導体チップであって、  
前記送信回路および受信回路のうち発振回路以外の回路が形成された第 1 の半導体チップと、前記発信回路を構成するコンデンサが形成された第 2 の半導体チップを搭載する工程であって、前記半導体チップと前記プリント配線とを電気的に接続する工程と、  
を有することを特徴とする半導体装置の製造方法。

【請求項 21】 前記第 1 および第 2 の半導体チップと

プリント配線とは、これらの半導体チップ裏面に形成されたバンプ電極を介して接続されることを特徴とする請求項20記載の半導体装置の製造方法。

【請求項22】 前記プリント配線は、インダクタとなる配線を複数有し、前記インダクタとなる配線のL値が2種以上であることを特徴とする請求項20記載の半導体装置の製造方法。

【請求項23】 前記プリント配線は、膜厚15μm以上であることを特徴とする請求項20記載の半導体装置の製造方法。

【請求項24】 前記発振回路の周波数は、4GHz以上であることを特徴とする請求項20記載の半導体装置の製造方法。

【請求項25】 前記発振回路のQ値は、60以上であることを特徴とする請求項20記載の半導体装置の製造方法。

【請求項26】 前記半導体装置の製造方法は、さらに、前記半導体装置を移動体通信装置に組み込む工程を有することを特徴とする請求項20記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造方法に関し、特に、高周波アナログ信号処理回路を有する半導体装置に適用して有効な技術に関するものである。

【0002】

【従来の技術】携帯電話等の無線通信機器内のRF（無線周波）信号処理部は、LNA（low noise amplifier）、ミキサ、PLL（phase locked loop）、VCO（voltage controlled oscillator）、インダクタ等の種々の部品からなる。

【0003】無線通信機器の小型軽量化および低コスト化の要求から、これらの部品の1チップ化が検討されている。

【0004】例えば、NIKKEI ELECTRONICS 2000.4.10（no.767）p.56～58に、RF回路の1チップ化についての記載がある。

【0005】

【発明が解決しようとする課題】本発明者らは、無線通信機器の研究・開発を行っており、前述のLNA、ミキサ、PLL、VCO、インダクタ等の個別部品を組み合わせるRF（無線周波）信号処理部を形成する場合には、集積度が低下し、また、コストが高くなってしまったため、RF信号処理部の1チップ化について検討を行っている。

【0006】ここで、前述のRF信号処理部を構成する部品のうち、VCOは、コイルとコンデンサの並列共振回路に、振動電流が流れることを利用するものの一種であり、電圧の制御によって発振周波数を変えることがで

きる回路であるが、この回路を構成する素子（コイルとコンデンサ）を1つのチップ内に形成する場合には、種々の問題が生じ得る。

【0007】例えば、VCO回路のQ値（Quality factor）は、 $Q = 1/R(L/C)^{1/2}$  で表せ、コイルとコンデンサの間に接続される抵抗Rが小さいほど良い。ここで、Q値とは、VCO回路の感度を示すパラメータである。

【0008】従って、コイル自身も幅が広く、膜厚の大きい配線を用いて形成することが望ましい。

【0009】しかしながら、例えば、1チップ内に、アルミニウム（Al）配線等をスパイラル状に形成することによって、コイルを形成するような場合には、Al配線の膜厚に制限があり、低抵抗化が困難である。また、コイル端部をプラグ等を介して接続しなければならず、このプラグを介することによって抵抗が大きくなる。

【0010】その結果、Q値が小さくなってしまった問題が生じる。

【0011】一方、周波数（f）が、 $f = 1/2\pi(L \cdot C)^{1/2}$ （L：コイルのインダクタンス、C：コンデンサの容量）で表せることから、周波数を調整するためには、規定のLに対して、例えば、電圧の制御によって容量を変えることができる可変容量素子を準備しておくことにより、所望の周波数を得るという手段がある。

【0012】しかしながら、L値がばらつきがある場合、所望の周波数を得るためには、前記容量Cの変化によってL値のばらつきを補償する必要があるが、L値のばらつきが大きくなるにつれて、容量Cに求められる容量可変幅が増大する。このように、比較的大きな可変幅を持つ可変容量は、設定した容量Cに対するばらつきが大きくなってしまったため、結局周波数の制御が困難になってしまう。特に、コンデンサとしてPN接合に逆バイアスを印加した際に生じる接合容量を利用したバリキャップダイオードを用いた場合には、容量の可変範囲に制限が生じる。その結果、所望の周波数を得られないといった問題が生じる。

【0013】本発明の目的は、半導体装置、特に、RF信号処理部を有する半導体装置およびその製造方法に関し、高集積化された半導体装置およびその製造方法を提供することにある。

【0014】また、本発明の他の目的は、RF信号処理部を構成するVCO回路の特性を良くすることにより半導体装置の信頼性を高めることにある。

【0015】本発明の前記目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0016】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0017】本発明の半導体装置は、発振回路を構成す



るインダクタ以外の素子が形成された半導体チップと、前記半導体チップが実装される支持基板であって、プリント配線が形成された支持基板とを有し、前記発振回路を構成するインダクタがプリント配線で形成されている。

【0018】このように、発振回路のインダクタをプリント配線で形成したので、プリント配線の膜厚を確保でき、発振回路のQ値を上げることができる。

【0019】また、前記半導体チップとプリント配線とを半導体チップ裏面に形成されたバンプ電極を介して接

続すれば、インダクタと半導体チップ内に形成されるコンデンサとの間の抵抗を下げることができ、発振回路のQ値を上げることができる。

【0020】また、本発明の半導体装置は、送信回路、受信回路および発振回路を有する半導体装置であって、前記送信回路および受信回路が形成された第1の半導体チップと、前記発振回路を構成するインダクタ以外の素子が形成された第2の半導体チップと、前記第1および第2の半導体チップが実装される支持基板であって、プリント配線が形成された支持基板と、を有し、前記発振回路を構成するインダクタがプリント配線で形成されて

いる。

【0021】このように、送信回路および受信回路と発振回路とを別チップとしたので、発振回路から出力される信号と、発振回路以外の回路に入出力される信号との共振を防止することができる。

【0022】また、本発明の半導体装置の製造方法は、その上面に、発振回路を構成するインダクタとなる配線を有するプリント配線が形成された支持基板を準備する工程と、前記支持基板上に、発信回路を構成するインダクタ以外の素子が形成された半導体チップを搭載する工程であって、前記半導体チップと前記プリント配線とを電氣的に接続する工程と、を有する。

【0023】このように、インダクタとなるプリント配線上に発信回路を構成するインダクタ以外の素子が形成された半導体チップを搭載したので、プリント配線の膜厚を確保でき、Q値の高い発振回路を有する半導体装置を製造することができる。

【0024】また、前記半導体チップとプリント配線とを半導体チップ裏面に形成されたバンプ電極を介して接

続すれば、インダクタのL値のばらつきを防止でき、Q値の高い発振回路を得ることができる。

【0025】また、支持基板上に、L値の異なる（2種以上の）インダクタとなるプリント配線を支持基板上に準備しておけば、これらの配線を切り替えることによって、2種以上の周波数帯域に対応することができる。

【0026】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同

一の符号を付し、その繰り返しの説明は省略する。

【0027】（実施の形態1）図1～図9は、本発明の実施の形態1である半導体装置の製造工程を示す図である。以下、これらの図面を参酌しながら本発明の実施の形態1である半導体装置の製造工程を説明する。

【0028】図1は、本発明の実施の形態1である半導体装置の製造工程を示す平面図であり、図2は、図1のA-A断面図である。

【0029】図1および図2に示すように、セラミック基板等からなるパッケージ基板（支持基板）1上には、プリント配線2、3が印刷されている。これらの配線のうち、プリント配線3は、ループ状3a、3cや、スパイラル状3bに形成されており、VCOのコイル（インダクタ）となる。なお、このプリント配線の膜厚は、15 $\mu$ m程度であり、パッケージ基板1と比較するとごく薄い膜となるが、説明を分かりやすくするため図2および図4においては、厚く記載してある。

【0030】また、プリント配線2の内部には、接続部2aが形成され、この接続部2aを介してプリント配線2と後述するパッケージ基板1の裏面のハンダボール11とが接続される。

【0031】次いで、図3および図4に示すように、パッケージ基板1上に、半導体チップ4、5、6を搭載する。これら半導体チップ4、5、6の裏面には、バンプ電極8が露出しており、プリント配線2、3上に、これらのバンプ電極8が当接するよう、半導体チップ4、5、6を搭載する。図3は、本発明の実施の形態1である半導体装置の製造工程を示す平面図であり、図4は、図3のA-A断面図である。なお、平面図中には、半導体チップ（4、5、6）下のプリント配線（2、3等）も示してある（以降の図において同じ。但し、図7除く）。

【0032】ここで、半導体チップ5には、受信系のVCOの一部が形成されている。VCOは、前述したように、コイルとコンデンサの並列共振回路に、振動電流が流れることを利用するものの一種であり、電圧の制御によって発振周波数を変えることができる回路である。

【0033】その回路構成の一例を、図5に示す。図5に示すように、コイルL1（L2）と可変容量コンデンサC1（C2）とは、それぞれノードAとノードCとの間、ノードBとノードCとの間に接続されている。また、ノードDと接地電位との間には、コンデンサC3、C4（C5、C6）が直列に接続されている。これらのコンデンサC3、C4（C5、C6）の接続ノードEとノードGとの間には、抵抗R1（R2）が接続されている。さらに、ノードDとノードFとの間には、トランジスタT1（T2）が形成されており、そのエミッタは、ノードEに接続されている。

【0034】これらVCO回路を構成する素子（L1、C1、T1等）のうち、コイルL1（L2）以外の素子

(X)は、半導体チップ5内に形成されている。

【0035】同様に、送信系のVCOの一部が形成されている半導体チップ4には、送信系のVCO回路を構成する素子(L1、C1、T1等)のうち、コイルL1(L2)以外の素子が形成されている。

【0036】また、半導体チップ6には、RF信号処理に必要な他の回路、例えば、LNA(low noise amplifier)、ミキサ、PLL(phase locked loop)等が形成される。

【0037】図6に、RF信号処理部の回路(送信系回路および受信系回路)の構成の一例を示す。

【0038】受信系回路は、LNA101、102、ミキサ103、104、可変利得低域通過フィルタ(139)を有する。ミキサでは、信号周波数をRF帯からベースバンド帯へ変換するとともに、sin成分とcos成分に分離する復調も同時に行う。このためミキサ(103、104)に90°位相の異なる局部発振信号を加える必要があり、分周器(105、115)を用いて生成する。局部発振信号は、VCO(111)とPLL(112)でPLLループを組むことで発生させる。VCO(111)として3600MHz帯発振のものを用いれば、分周器(116)を分周器(105)の前段に配置することで、分周器(105)の出力周波数は900MHzとなり、GSM(Global System for Mobile Communication)用局部発振信号を得る。ミキサ(103、104)の出力ベースバンド信号は、可変利得低域フィルタ(139)に入力され、レベル調整と妨害波除去が行われる。可変利得低域フィルタ(139)は、低域通過フィルタ(106、107、137、138)と可変利得増幅器(108、109)から構成される。

【0039】また、送信系回路には、いわゆるオフセットPLL方式の回路が用いられている。

【0040】このように、受信系および送信系回路(LNA、ミキサ、PLL、VCO等)のうち、VCO回路以外の回路(Y)を、半導体チップ6内に形成し、VCO回路を別チップ(半導体チップ4、5)とするのは、VCO回路の入出力信号と、VCO回路以外の回路の入出力信号との共振を防止するためである。ただし、図6中のVCO回路のうちIFVCO(IFVCOを構成するコイル部を除く)は、対応する周波数帯域が小さいため、半導体チップ6内に形成されている。

【0041】また、同様の理由で、受信系のVCOと送信系のVCOをそれぞれ別チップ(半導体チップ4および5)としている。

【0042】特に、PCNやGSM規格で用いられる高周波数帯域(3700MHz前後)では、このような共振の問題が大きくなり、半導体チップを分割するといった対策が必要になる。逆に、低周波数帯域で使用するVCO回路については、他の受信系および送信系回路と、同一チップ内に形成することが可能である。また、送信

系VCO回路と受信系VCO回路も、同一チップ内に形成することが可能である。

【0043】次いで、図7および図8に示すように、パッケージ基板1上と半導体チップ4、5、6の裏面との間に、アンダーフィル材10を注入する。図7は、本発明の実施の形態1である半導体装置の製造工程を示す平面図であり、図8は、図7のA-A断面図である。

【0044】次いで、図9に示すように、パッケージ基板1の裏面にハンダボールを形成する。このハンダボールは、図2に示した、接続部2aと接続される。

【0045】このように、本実施の形態においては、VCO回路以外の回路と、VCO回路とを別チップとしたので、VCO回路の入出力信号と、VCO回路以外の回路の入出力信号との共振を防止することができる。

【0046】また、VCO回路を構成する素子のすべてを同一チップ内に形成せず、VCO回路を構成する素子(L1、C1、T1等)のうち、コイルL1(L2)以外の素子を半導体チップ内に形成し、コイルL1(L2)を、前記半導体チップが実装されるパッケージ基板上にプリント配線として形成したので、容易にコイルのL値およびQ値を確保することができる。

【0047】ここで、L値について、図10に示すようなコイルを例に説明する。図10に示すコイルの幅をW(mm)、略四角形状のコイルの一边をa(mm)とする。例えば、Wを0.08mmとした場合、1nHのコイルを得るためにはaを0.7mmとすることがある。また、2nHのコイルを得るためにはaを0.9mmとすることがある。さらに、4nHのコイルを得るためにはaを1.3mmとすることがある。但し、図14(b)に示すように、コイルをスパイラル状に形成すれば、小面積で大きいL値を得ることができる。

【0048】一方、VCOのQ値は、前述した通り $Q = 1/R(L/C)^{1/2}$ で表せる。従って、コイルとコンデンサの間に接続される抵抗Rが小さいほど良い。従って、コイル自身の幅Wを広くすれば、抵抗Rが小さくなり高いQ値を確保できると考えられる。

【0049】しかしながら、図11に示すQ値とコイルの幅W(mm)との関係図から分かるように、コイルの幅Wを広くしてもそれほどQ値は、高くない。これは、コイルの幅を広くしても、信号(高周波)が、コイルの内側を流れるためである。

【0050】従って、Q値を確保するためには、コイルの高さT(プリント配線の膜厚)を確保することにより抵抗Rを小さくする必要がある。図12に、Q値とコイルの高さT(mm)との関係図を示す。

【0051】そこで、本発明によれば、コイルをプリント配線により形成したので、コイル高さを容易に確保することができ、高いQ値を得ることができる。

【0052】これに対し、例えば、半導体チップ内に、コイルをAl配線等を用いて形成した場合には、その膜



厚を $2\mu\text{m}$ 程度しか確保することができない。一方、プリント配線であれば、 $15\mu\text{m}$ 以上の配線を形成することが可能である。また、安価に形成することができる。

【0053】図13は、前述した $1\text{nH}$  (a)、 $2\text{nH}$  (b)、 $3\text{nH}$  (c)のコイルについて、Q値と周波数(GHz)との関係を示した図である。図示するように、 $1\text{nH}$  (a)、 $2\text{nH}$  (b)のコイルについて、 $4\text{GHz}$ や $5\text{GHz}$ の高周波数帯域で、高いQ値(80以上)を得ることができた。なお、基板板厚 $0.4\text{mm}$ 、誘電率 $9.6$ 、誘電正接 $0.001$ 、電極導体 $3\times 10^7$ 、電極膜厚 $0.015\text{mm}$ 、電極幅 $0.080\text{mm}$ として、計算した。

【0054】次に、Q値の目標値について説明する。例えば、前述したGSMの規格では、位相雑音(C/N)の目標値が $-139\text{dBc/Hz}$ となっている。この数値が小さいほど雑音が小さいということとなる。今、この目標値に余裕をみて、位相雑音の目標値を $-142\text{dBc/Hz}$ とした場合、80程度のQ値が必要となる。

【0055】このC/Nを小さくするためには、発振回路のQ値を高くする必要がある。なお、位相雑音の目標値を $-139\text{dBc/Hz}$  (GSM規格)とした場合、40程度のQ値が必要となる。

【0056】このように、高周波( $3600\text{MHz}$ 以上)帯域では、60以上、望ましくは80以上のQ値を確保する必要がある。

【0057】図14は、コイルの形状の例を示す図である。図11においては、四角形状のコイルを示したが、図14(a)に示すように、コイル形状を円形としてもよい。また、前述した通り、大きいL値を得るためには、(b)に示すように、コイルをスパイラル状に形成する必要がある。コイルの形状は、角部における抵抗を回避するため、図14に示すような円形のものがより好ましい。このように、コイル形状が円形やスパイラル状であっても、プリント配線で形成すれば、容易に、また安価に形成することができる。

【0058】図15は、図3に示した、半導体チップ4とコイル3aとの接続状態を示す図である。図15に示すように、コイル3aは、半導体チップ4と半導体チップ4の裏面に形成されているバンプ電極8を介して接続される。

【0059】このように、本実施の形態によれば、コイル3aと半導体チップ4とをバンプ電極を介して接続したので、コイルとコンデンサの間に接続される抵抗Rを小さくすることができ、Q値を高くすることができる。

【0060】例えば、コイルとコンデンサとの間をワイヤーを用いて接続した場合には、抵抗が高くなり、Q値が低下してしまう。また、ワイヤーの長さのばらつきによって、L値がばらついてしまう。その結果、所望の周波数を得ることができない。

【0061】図16は、図14(b)に示したコイル1

3と、半導体チップ14との接続状態を示す図である。図15に示すように、コイル13は、半導体チップ14と半導体チップ4の裏面に形成されているバンプ電極8を介して接続される。このように、コイル形状がスパイラル状であっても、バンプ電極を介して接続すれば、コイル端部と半導体チップとを容易に接続することができる。

【0062】図17(a)(b)は、それぞれ図15および図16に示す、コイルと半導体チップとの間の他の接続方法を示す図である。図15および図16に示した場合と、同様に、コイルは、半導体チップとバンプ電極8を介して接続されるが、コイルが半導体チップの下部に形成されている。このように、半導体チップの下部にコイルを形成すれば、半導体チップ間を接続するプリント配線や、チップ内の素子(LNA等)に接続された配線を外部に引き出すためのプリント配線(例えば、図1中の2、2a)を形成する領域を広く確保することができる。

【0063】また、本実施の形態によれば、あらかじめ種々のL値を有する複数のコイルをプリント基板に準備することができ、これらのコイルを切り替えることにより複数の周波数帯域の信号に対応することができる。

【0064】図18(a)は、受信系VCO部(図1の半導体チップ5周辺部)の上面図の他の例である。図18に示すように、インダクタの異なるコイル3c1、3c2と、半導体チップ15内の回路との接続を切り替えることにより、2種の周波数帯域の信号(デュアルモード)を形成することができる。

【0065】また、図18(a)に示すコイル3c2を、図18(b)に示す形状としてもよい。この場合、2つのスパイラル状のコイルの接続部が、図5のノードAに対応する。

【0066】(実施の形態2) 実施の形態1においては、受信系および送信系回路(LNA、ミキサ、PLL、VCO等)のうち、VCO回路以外の回路を、同一半導体チップ内に形成したが、受信系回路と送信系回路を別チップとしてもよい。

【0067】図19は、本発明の実施の形態2である半導体装置を示す平面図である。本実施の形態の半導体装置の製造方法は、実施の形態1の半導体チップ6が、半導体チップ26aと26bに分割されて、パッケージ基板1に実装される他は同じであるためその説明を省略する。

【0068】また、実施の形態1の場合と同様に、半導体チップ4には、送信系VCO回路を構成する素子(L1、C1、T1等)のうち、コイルL1(L2)以外の素子が形成されている。また、受信系VCO回路を構成する素子(L1、C1、T1等)のうち、コイルL1

(L2)以外の素子が形成されている。また、VCO回路を構成するコイルL1(L2)は、パッケージ基板上



にプリント配線として形成されている。従って、実施の形態1の場合と同様に、Q値を確保でき、VCO回路の信頼性を高めることができる。

【0069】次に、半導体チップ26aには、RF信号処理に必要な他の回路、例えば、LNA (low noise amplifier)、ミキサ、PLL (phase locked loop) 等のうち、送信系の回路(1024)が形成され、半導体チップ26bには、受信系の回路(1005)が形成される。

【0070】図20に、これらの回路の一例を示す。

【0071】受信系回路(1005)は、LNA(1006)、ミキサ(1007)、利得変換増幅器(1009)、低域通過フィルタ(1010)、90°位相差を発生させるローカル信号用分周器(1012)、PLL(1011)等から構成される。

【0072】送信回路(1024)は、変調回路(1018)、中間周波(IF)利得可変増幅器(1021)、IFフィルタ(1022)、送信ミキサ(1020)、RF利得可変増幅器(1019)、中間周波VCO(1016)、中間周波PLL回路(1017)、90°位相差発生用分周器(1014)、ローカル信号用分周器(1015)より構成される。

【0073】VCO(1013)は、受信周波数の2倍で発振する。受信回路内では、分周器(1012)にて2分周することで、90°位相のずれた受信周波数と同じ周波数を持つローカル信号を発生する。LNA(1006)にて増幅された信号は、ミキサ(1007)にて同じ周波数を持つローカル信号と掛け合わされることでベースバンド信号に変換される。ベースバンド信号は、信号レベルに応じて利得可変増幅器にて増幅され、妨害波は、低域通過フィルタにて除去され、次段のベースバンド信号処理回路に送られる。

【0074】送信回路は、ベースバンド信号処理回路より、ベースバンド信号を受け取り変調器(1018)にて中間周波信号に変換される。中間周波信号生成時に発生する高調波は、IFフィルタ(1022)により除去され、送信ミキサ(1020)によりRF信号に変換される。信号レベルは、中間周波(IF)利得可変増幅器(1021)、RF利得可変増幅器(1019)の両方を用いて制御する。送信回路の出力は、電力増幅器(1003)により増幅され、アイソレータ(1023)を介して分波器(1002)に接続される。分波器は送信帯域、受信帯域を通過帯域とするフィルタの組合せで構成され、送信信号が受信信号に漏れ込むのを抑制している。ここで、受信系回路と送信系回路は、同時に動作し得る。

【0075】このように、本実施の形態においては、受信系回路と送信系回路とを、別チップとし、2つの回路のアイソレーションを高め、送信信号の受信回路への漏れ込みを抑制することで、受信回路の感度劣化を防止す

ることができる。

【0076】以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0077】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0078】発振回路のインダクタをプリント配線で形成したので、コイルを形成する配線の膜厚を確保でき、発振回路のQ値を上げることができる。

【0079】また、前記半導体チップとプリント配線とを半導体チップ裏面に形成されたバンプ電極を介して接続すれば、インダクタと半導体チップ内に形成されるコンデンサとの間の抵抗を下げることができ、発振回路のQ値を上げることができる。

【0080】送信回路および受信回路のうち発振回路以外の回路と発振回路を別チップとしたので、発振回路から出力される信号と、発振回路以外の回路に入出力される信号との共振を防止することができる。

【0081】インダクタとなるプリント配線上に発信回路を構成するインダクタ以外の素子が形成された半導体チップを搭載したので、コイルを形成する配線の膜厚を確保でき、Q値の高い発振回路を有する半導体装置を製造することができる。

【0082】また、前記半導体チップとプリント配線とを半導体チップ裏面に形成されたバンプ電極を介して接続すれば、インダクタのL値のばらつきを防止でき、Q値の高い発振回路を得ることができる。

【0083】また、支持基板上に、L値の異なる(2種以上の)インダクタとなるプリント配線を支持基板上に準備しておけば、これらの配線を切り替えることによって、2種以上の周波数帯域に対応することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1である半導体装置の製造工程を示す基板の上面図である。

【図2】本発明の実施の形態1である半導体装置の製造工程を示す基板の断面図である。

【図3】本発明の実施の形態1である半導体装置の製造工程を示す基板の上面図である。

【図4】本発明の実施の形態1である半導体装置の製造工程を示す基板の断面図である。

【図5】VCO回路の構成の一例を示す図である。

【図6】RF信号処理部の回路構成の一例を示す図である。

【図7】本発明の実施の形態1である半導体装置の製造工程を示す基板の上面図である。

【図8】本発明の実施の形態1である半導体装置の製造工程を示す基板の断面図である。

【図9】本発明の実施の形態1である半導体装置の製造工程を示す基板の断面図である。

【図10】本発明の実施の形態1である半導体装置のコイルを示す図である。

【図11】発振回路のQ値とコイルの幅Wとの関係を示す図である。

【図12】発振回路のQ値とコイルの高さTとの関係を示す図である。

【図13】発振回路のQ値と周波数との関係を示す図である。

【図14】コイルの形状の例を示す図である。

【図15】半導体チップとコイルとの接続状態を示す図である。

【図16】半導体チップとコイルとの接続状態を示す図である。

【図17】半導体チップとコイルとの接続状態を示す図である。

【図18】半導体チップとL値の異なるコイルとの接続状態を示す図である。

【図19】本発明の実施の形態2である半導体装置の製造工程を示す基板の上面図である。

【図20】本発明の実施の形態2であるRF信号処理部の回路構成の一例を示す図である。

#### 【符号の説明】

- 1 パッケージ基板
- 2 プリント配線
- 2a 接続部
- 3 プリント配線（コイル）
- 3a、3b、3c コイル
- 3c1、3c2 コイル
- 4 半導体チップ
- 5 半導体チップ
- 6 半導体チップ

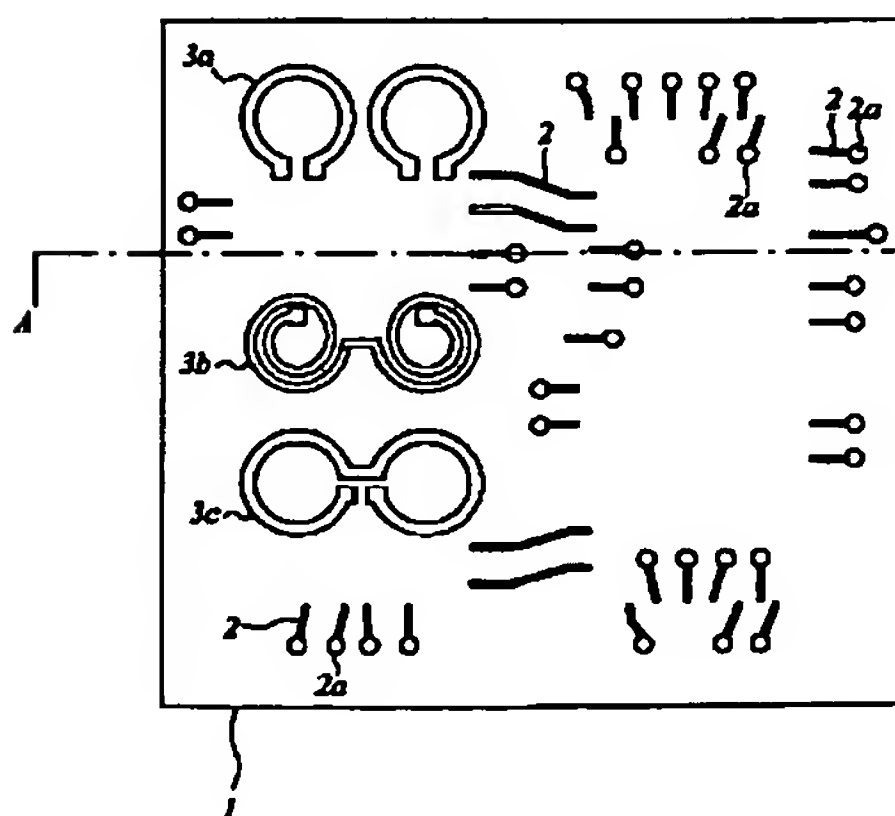
#### \* 8 バンプ電極

- 10 アンダーフィル材
- 11 ハンダボール
- 15 半導体チップ
- 26a 半導体チップ
- 26b 半導体チップ
- 101、102 LNA（低雑音増幅器）
- 106、107、131、132、137、138 低減通過フィルタ
- 108、109 可変利得増幅器
- 110 直流オフセット電圧校正回路
- 103、104、123、126 ミキサ
- 105、115、116、117、118、119、120 分周器
- 111、114、128、129 VCO
- 112、113 PLL
- 121、122 切り替えスイッチ
- 127 位相比較器
- 130 電力増幅器
- 133、134 帯域通過フィルタ
- 135 アンテナスイッチ
- 136 アンテナ
- 139 可変利得低減通過フィルタ
- 140 IC内臓回路
- C1、C2 可変容量コンデンサ
- C3、C4、C5、C6 コンデンサ
- A～G ノード
- L1、L2 コイル
- R1、R2 抵抗
- T1、T2 トランジスタ
- T コイルの高さ
- W コイルの幅

\*

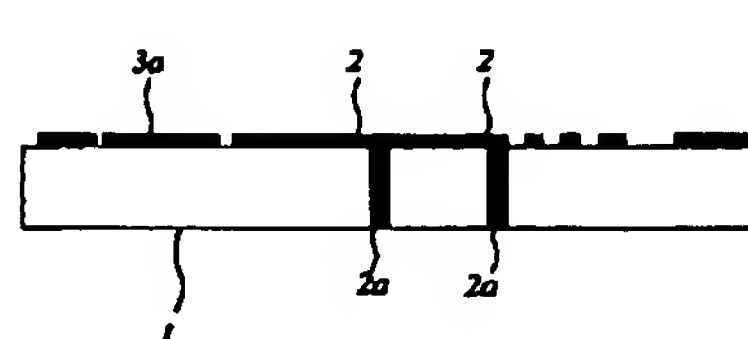
【図1】

図1



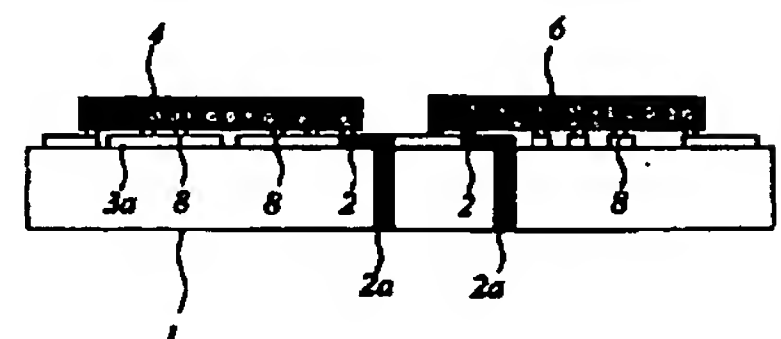
【図2】

図2



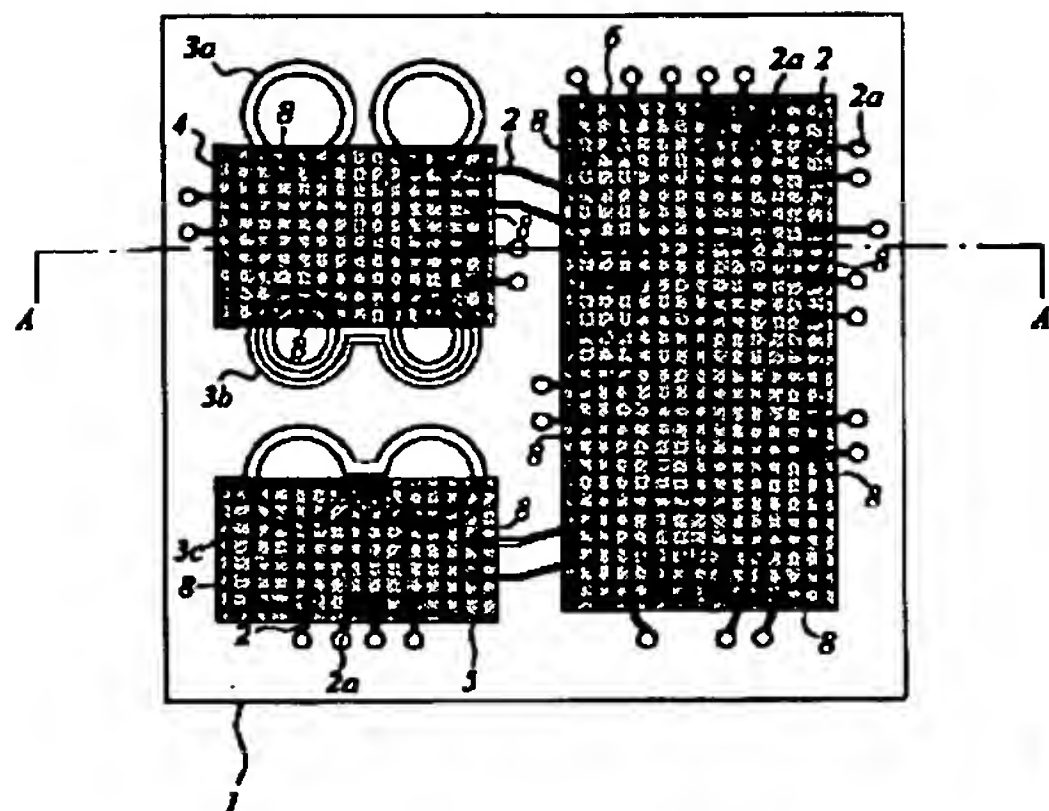
【図4】

図4



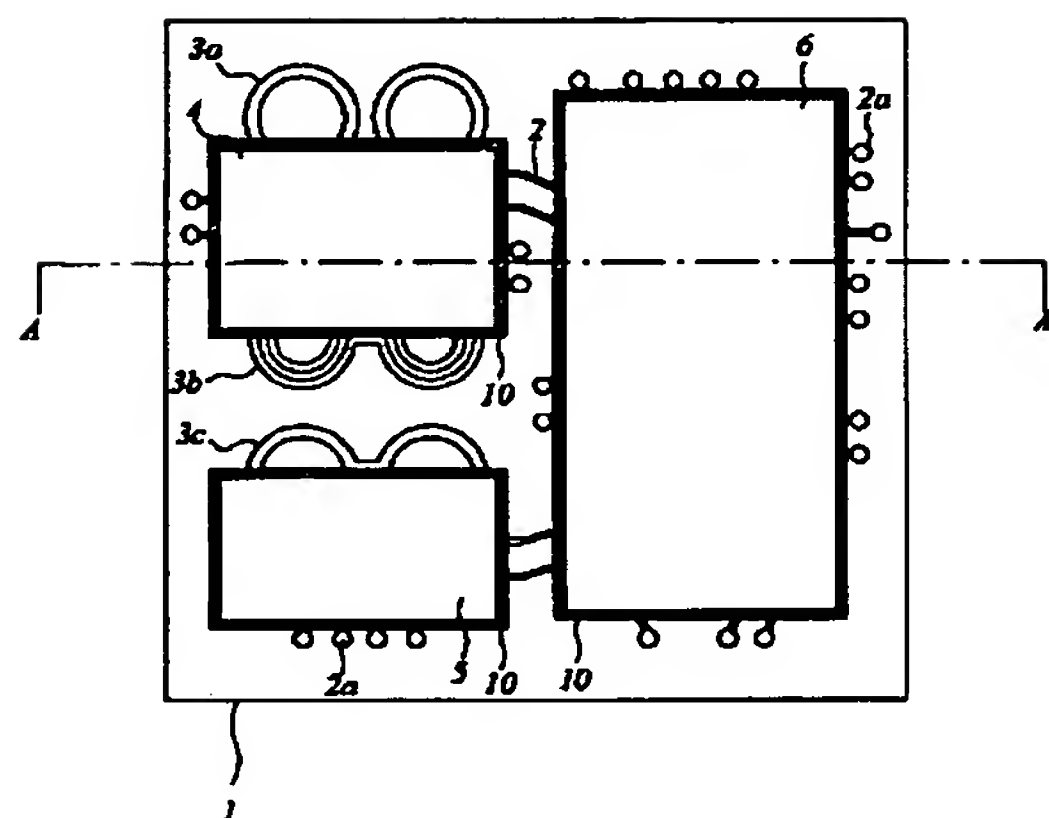
【図3】

図 3



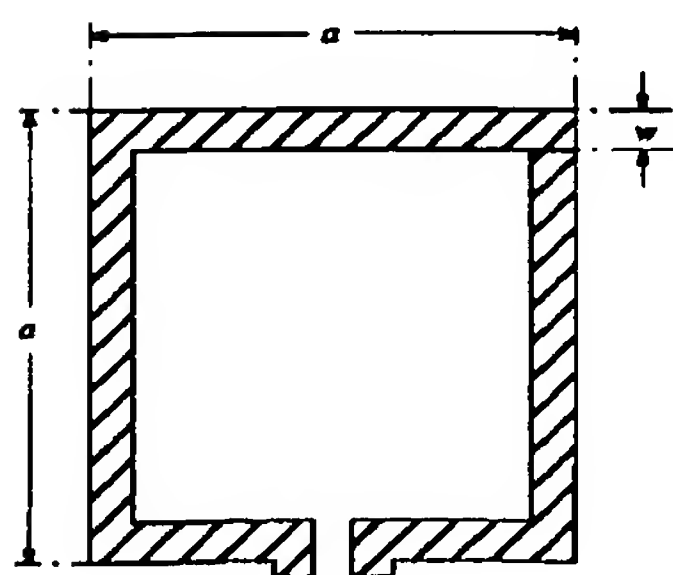
【図7】

図 7



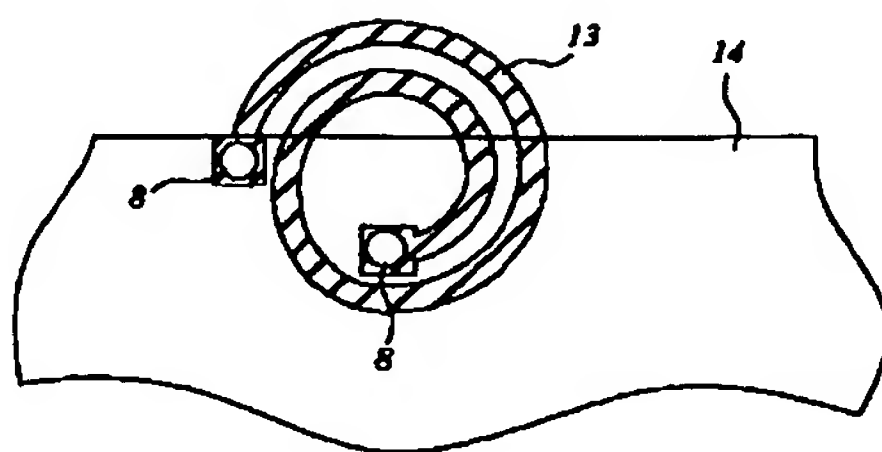
【図10】

図 10



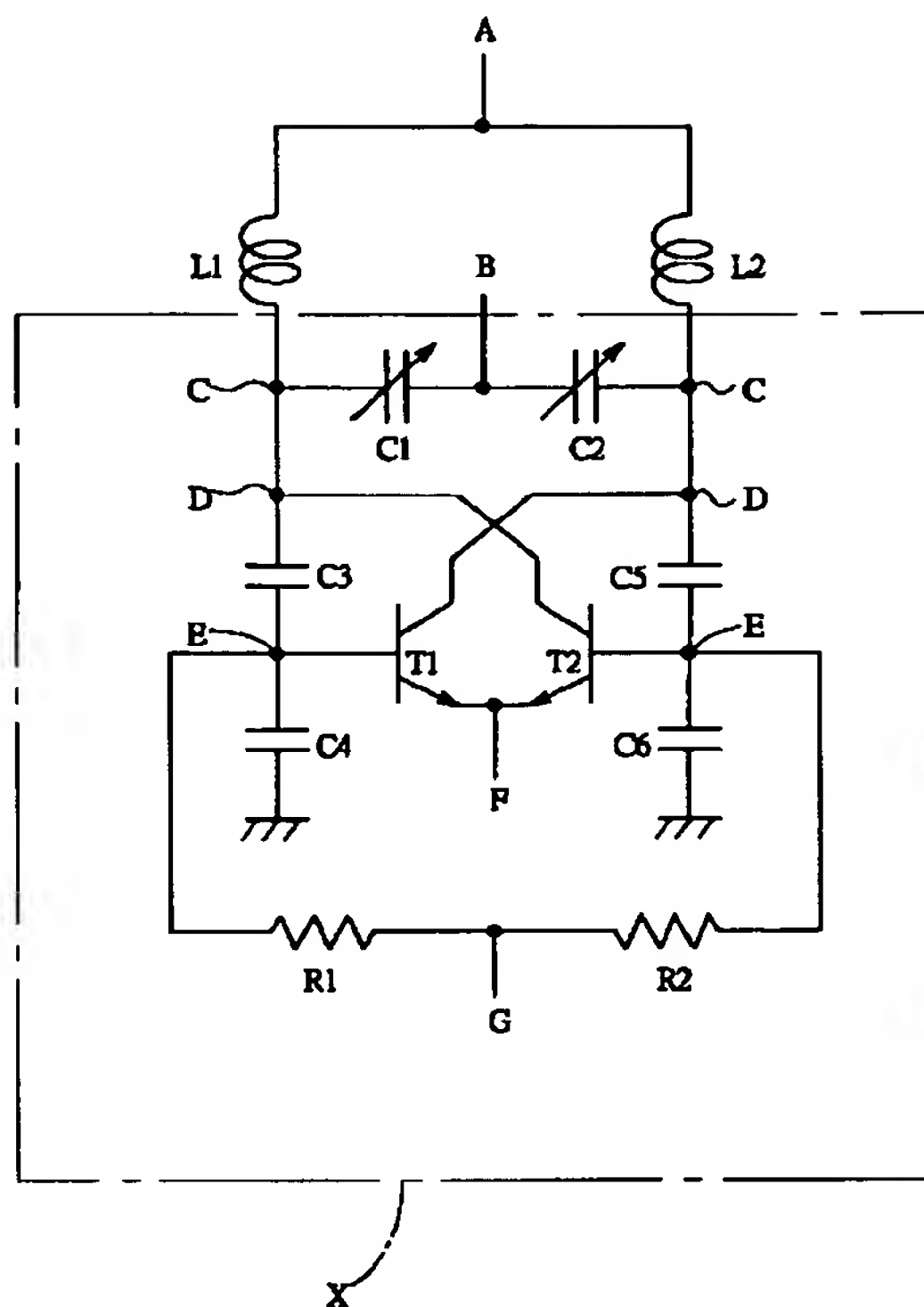
【図16】

図 16



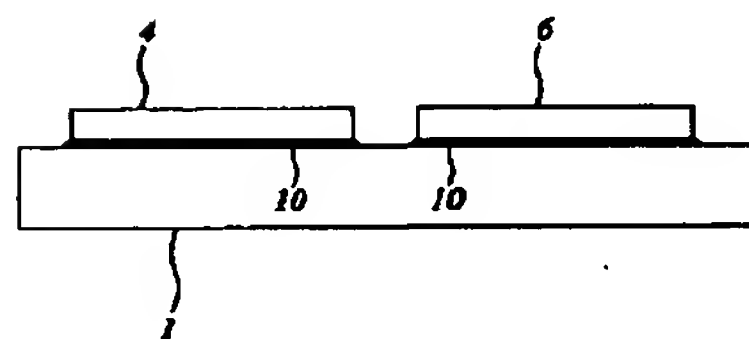
【図5】

図 5



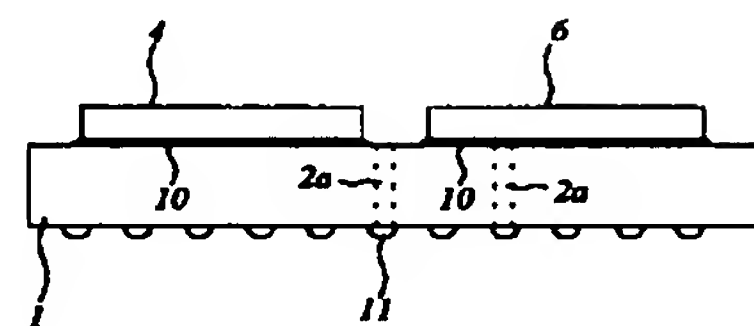
【図8】

図 8



【図9】

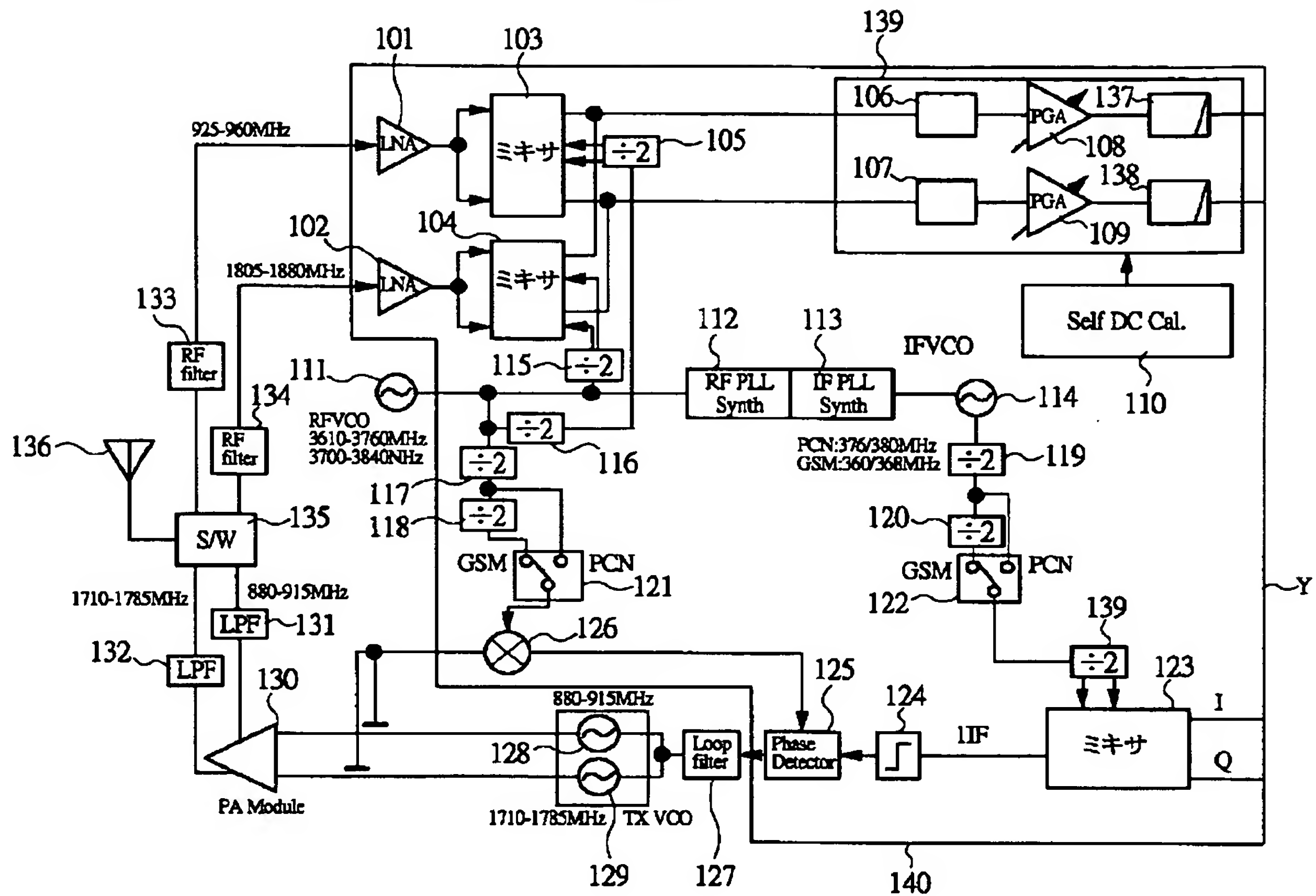
図 9



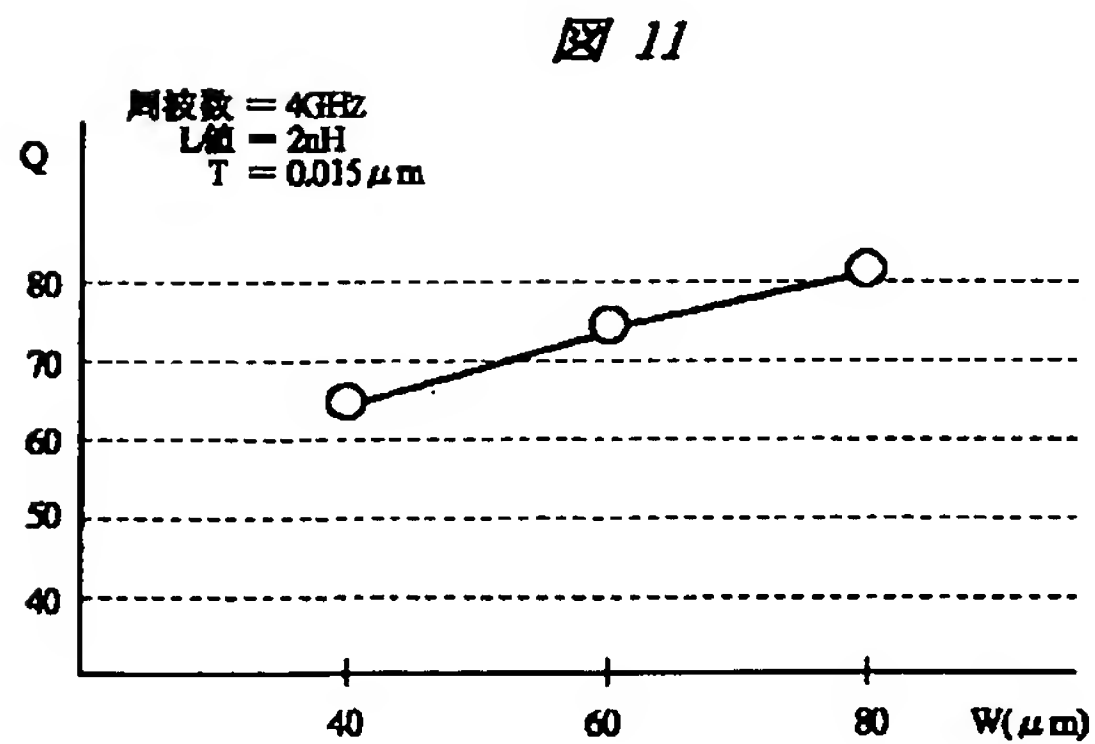


【図6】

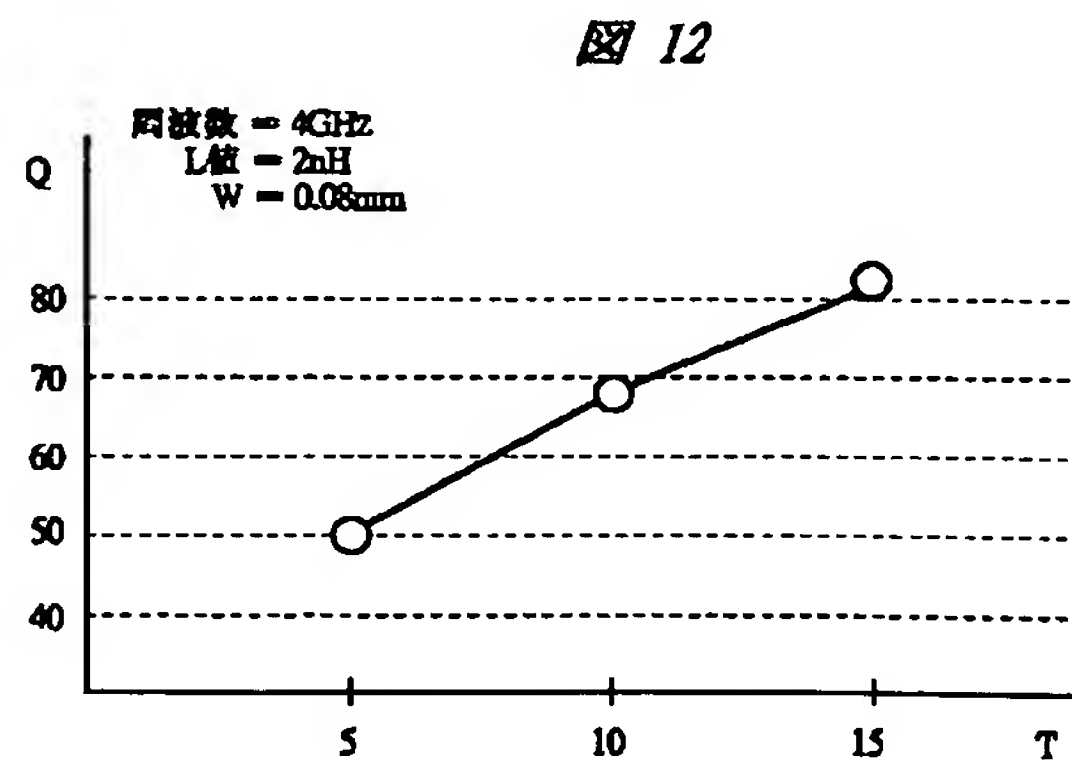
図 6



【図11】

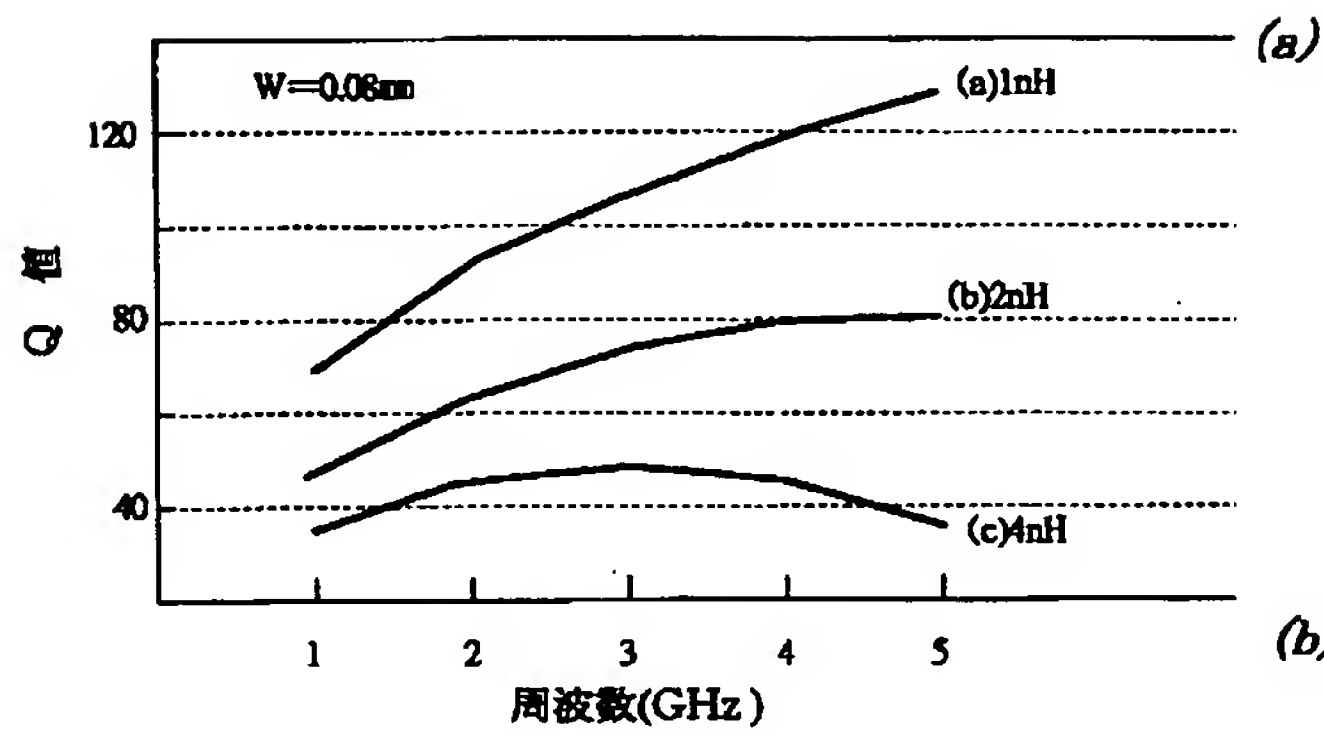


【図12】



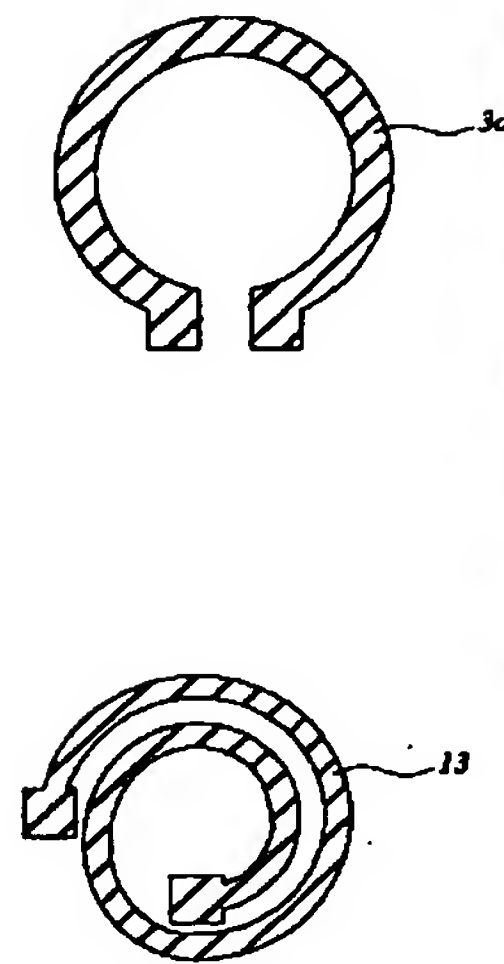
【図13】

図 13



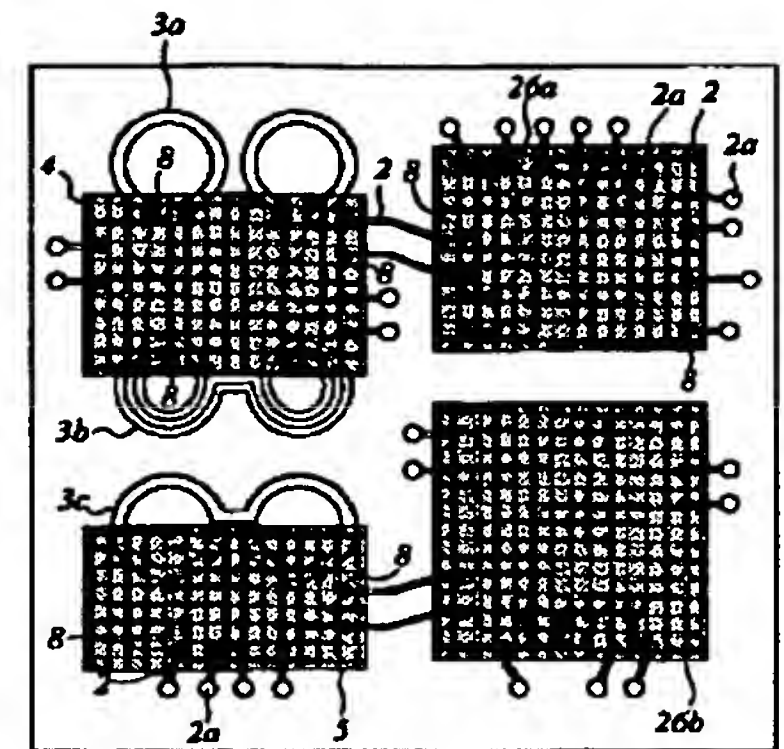
【図14】

図 14



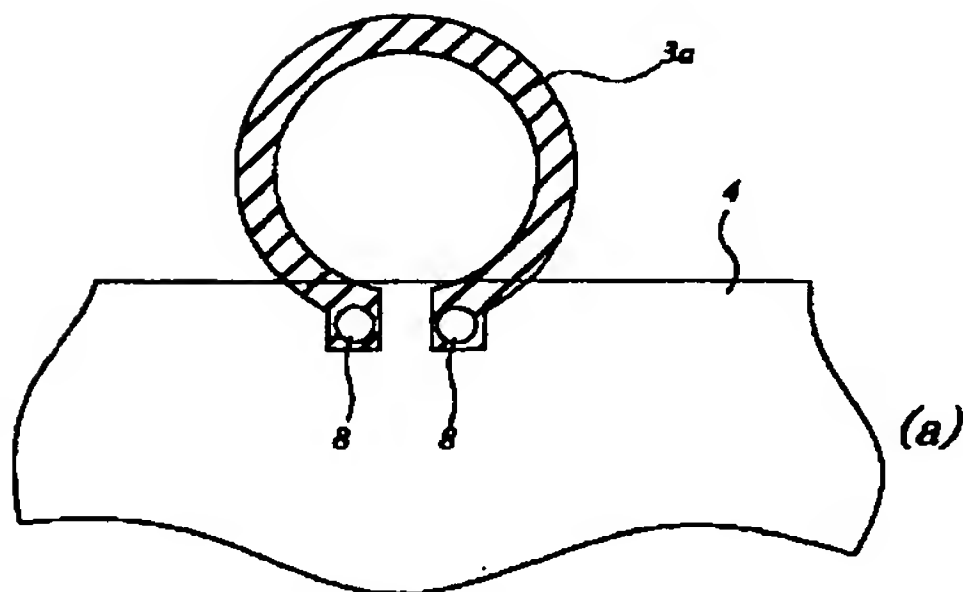
【図19】

図 19



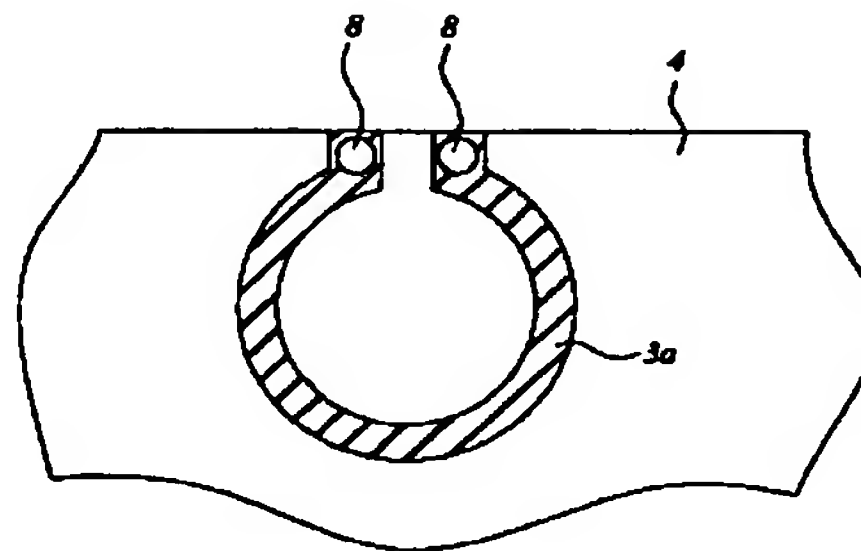
【図15】

図 15

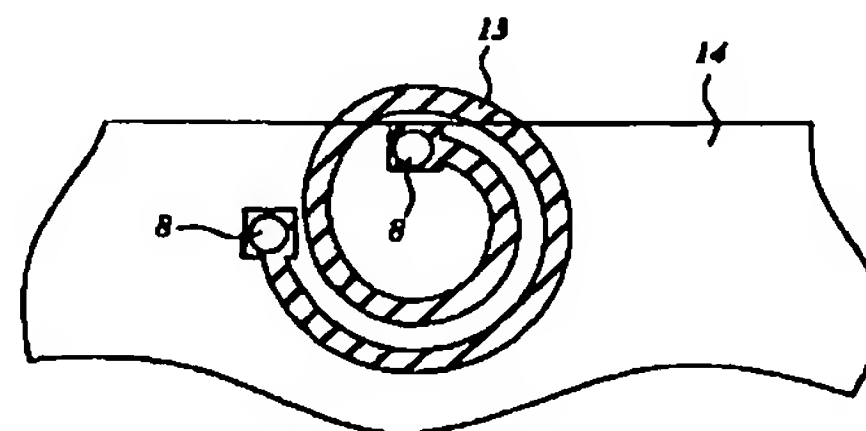


【図17】

図 17

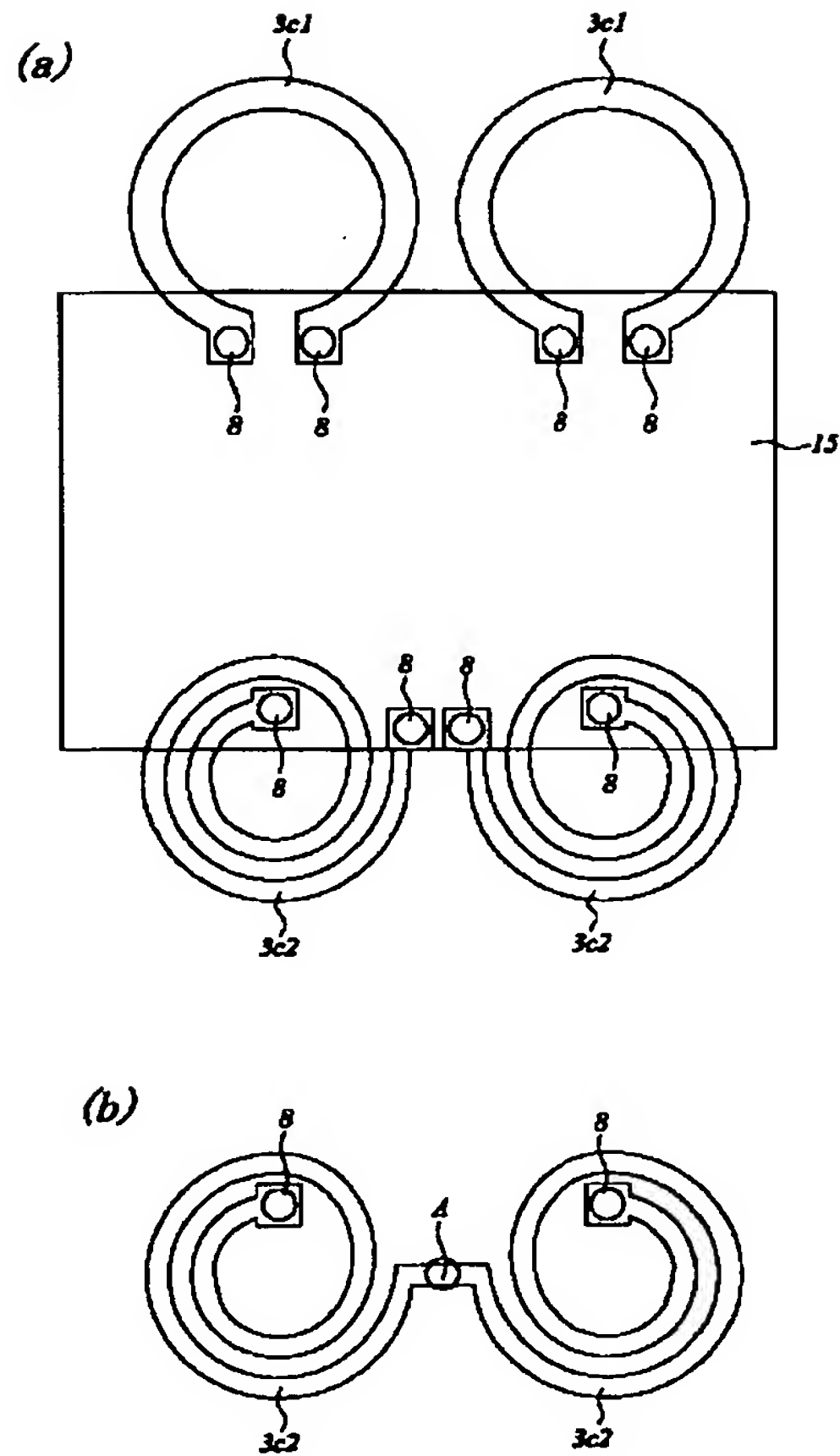


(b)



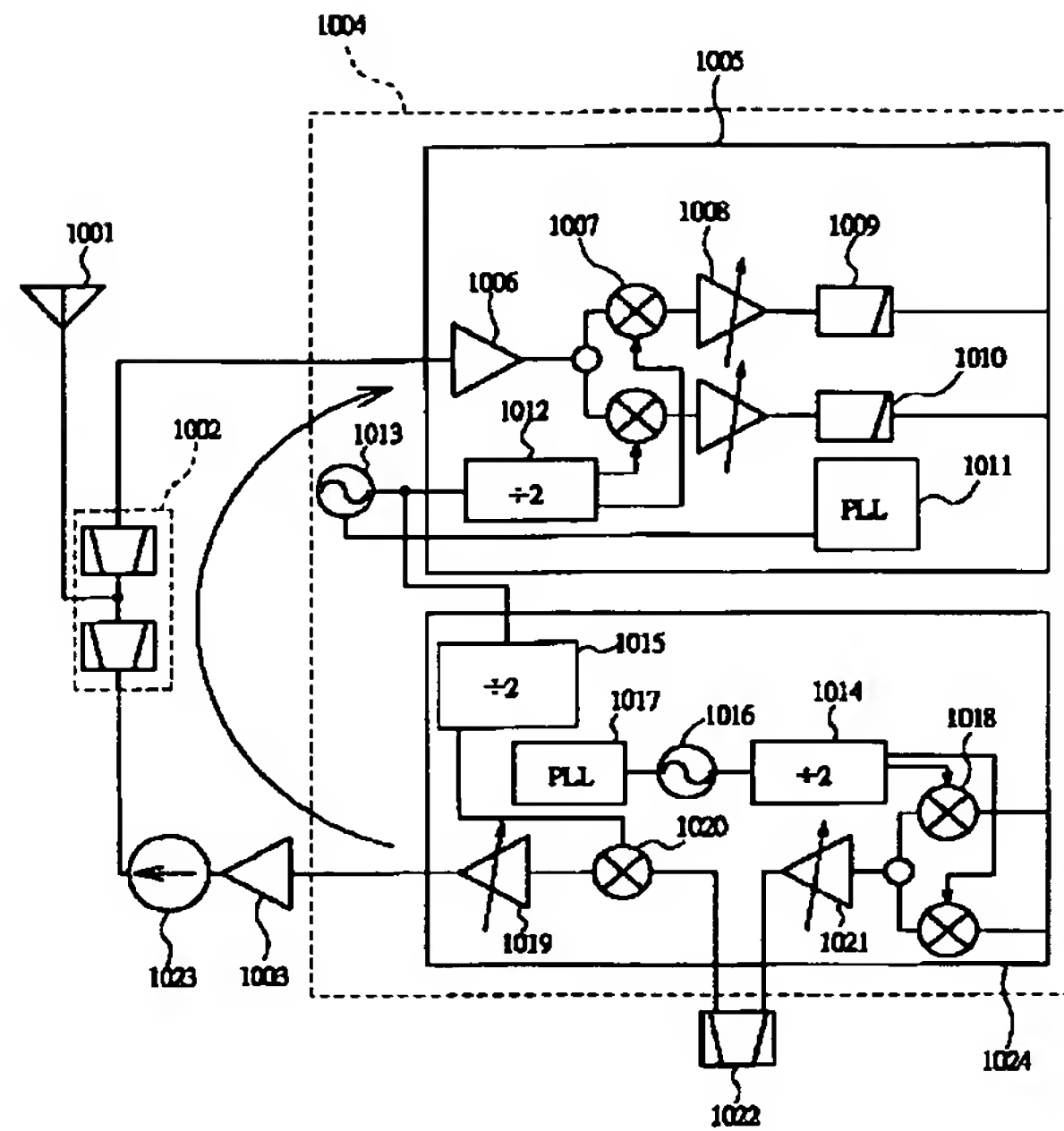
【図18】

図 18



【図20】

図 20



フロントページの続き

(72)発明者 森 博志  
東京都小平市上水本町五丁目20番1号 株  
式会社日立製作所半導体グループ内

(72)発明者 田中 聡  
東京都国分寺市東恋ヶ窪一丁目280番地  
株式会社日立製作所中央研究所内